

KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number:

1020020088399 A

(43) Date of publication of application: 27.11,2002

(21)Application number:

1020020027442

(71)Applicant:

SAMSUNG ELECTRONICS

(22)Date of filing:

17.05.2002

(72)Inventor:

CO., LTD.

(30)Priority:

17.05.2001 KR

KIM, JAE HAK LEE, GYEONG U LEE, SU GEUN

1020010026966

SHIN, HONG JAE

(51) Int. CI

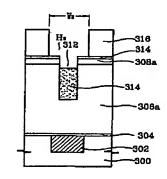
H01L 21/28

(54) METHOD FOR FORMING METAL INTERCONNECTION LAYER OF SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: A method for forming a metal interconnection layer of a semiconductor device is provided to prevent formation of a metal oxide layer on a conductive layer in a process of removing a photoresist pattern, and prevent an ashing damage and profile fail of a via hole.

CONSTITUTION: A stopper layer is formed on a semiconductor substrate. An insulation layer is formed on the stopper layer. A hard mask is formed on the insulation layer. A first photoresist pattern having a first aperture is formed to expose an upper partial portion of the hard mask. A partial via hole having a first



width is formed by etching partially the hard mask and the insulation layer with the use of the first photoresist pattern as a mask. The first photoresist pattern is removed. An organic material layer is coated to fill the partial via hole. A second photoresist pattern having a second aperture is formed on the substrate comprised of the organic layer. The organic layer and hard mask layer are etched by using the second photoresist pattern as a mask and the second photoresist pattern and organic layer are removed. An interconnection region having the second width and a via hole having the first width are formed by etching the insulation layer with the use of the hard mask layer as an etch mask.

© KIPO 2003

Legal Status Date of final disposal of an application (20040128) Patent registration number (1004210550000) Date of registration (20040220)

【한국공개특허공보제2002-0088399호(2002.11.27공개)】

목 2002-0088399

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. CI, ⁷		(11) 공개번호	氧2002-0088399
HO1L 21/28		(43) 공개일자	2002년11월27일
(21) 출원번호 (22) 출원임자	10-2002-0027442 2002년05월 17일	· · · · · · · · · · · · · · · · · · ·	
(30) 우선권주장 (71) 출원인	1020010026866 2001년05월17일 삼성전자 주식회사	대한민국(RR)	
(72) 발명자	경기 수원시 팔달구 때탄3동 416 이경우	변지	
	서울특별시영동포구신립4동삼성아파트102동202호 신총재 서울특별시관악구신림4동1715번지우방아파트103동1001호 김재학 서울특별시승파구문정동62-5번지현대아파트1207호 이수근		
(74) 대리인	경기도수원시팔답구망포동벽산아! 미영평, 정상빈	파트117등1602호	
실사경구 : 있음			

(54) 반도체 소자의 금속배선 형성방법

요약

보 발명은 듀얼 다마신 공정에 의한 반도체 소자의 금속배선 형성방법에 관하여 개시한다. 본 발명은 먼저 도전용이 형성된 반도채 기판 상에 스토퍼막, 충간절연막 및 하드 마스크총을 순차적으로 형성한 후, 상기 하드 마스크총 상에 제1 폭을 갖는 제1 개구부를 갖춘 제1 포토레지스트 패턴을 형성한다. 상기 제1 포토레지스트 패턴을 성성하다. 상기 제1 포토레지스트 패턴을 심각하여 제1 폭을 갖는 비아골을 형성하고, 상기 제1 포토레지스트 패턴을 제거한다. 비아골이 형성된 상기 반도체 기판 상에 성기 비아골에 대응하도록 위치하여 유기 출집막을 도포한다. 유기 물집막이 형성된 상기 반도체 기판 상에 상기 비아골에 대응하도록 위치하여 상기 제1 폭보다 큰 제2 폭을 가지는 제2 개구부를 갖춘 제2 포 상에 상기 비아골에 대응하도록 위치하여 상기 제1 폭보다 큰 제2 폭을 가지는 제2 개구부를 갖춘 제2 포토레지스트 패턴을 형성한다. 상기 제2 포토레지스트 패턴을 역각 마스크로 하여 상기 총간절연막 상부의 상기 유기 물질막 및 상기 하드 마스크총을 식각한다. 상기 제2 포토레지스트 패턴 및 상기 유기 물질막 등 상기 하드 마스크총을 식각한다. 상기 제2 포토레지스트 패턴 및 상기 유기 물질막 등 생기 하드 마스크총을 식각한다. 상기 제2 포토레지스트 패턴 및 상기 유기 물질막 등 생기 하드 마스크총을 식각한다. 상기 제2 포토레지스트 패턴 및 상기 유기 물질막 등 생기 하드 마스크총을 식각한다. 생기 제2 포토레지스트 패턴 및 상기 유기 물질막 등 생기 제2 작을 갖는 비아홉을 형성한다.

贝班丘

£14

BAH

도면의 잔단한 설명

도 1 내지 도 5는 중래의 일 예에 따른 반도체 소자의 금속배선 형성방법을 공정순서에 따라 도시한 단면

도 6 내지 도 9는 증래의 다른 예에 따른 반도체 소자의 금속배선 형성방법을 공정순서에 따라 도시한 단 면도름이다.

도 11 내지 도 19는 본 발명의 바람직한 제1 실시예에 따른 반도체 소자의 금속배선 형성방법을 공정 순 서에 따라 도시한 단면도들이다.

도 20 내지 도 26은 본 발명의 바람직한 제2 실시에에 따른 반도체 소자의 금속배선 형성방법을 공정순시 에 따라 도시한 단면도들이다.

도 27 내지 도 31은 본 발명의 바람직한 제3 실시에에 따른 반도체 소자의 금속배선을 험성방법을 공정순 서에 따라 도시한 단면도들이다.

32 내지 도 36은 본 발명의 바람직한 제4 실시에에 따른 반도체 소자의 금속배선 형성방법을 공정순서 에 따라 도시한 단면도를이다.

도 37 내지 도 43은 본 발명의 바람직한 제5 실시에에 따른 반도체 소자의 금속배선 형성방법을 공정순서





長2002-0088399

에 따라 도시한 단면도플이다.

도 44 내지 도 50은 본 발명의 바람직한 제6 실시에에 따른 반도체 소자의 금속배선 형성방법을 공정순서 에 따라 도시한 단면도들이다.

<도면의 주요부분에 대한 부호의 설명>

104,204,304,504,704 : 스토퍼막 404,604,804 : 제1 스토퍼막 406,606,806 : 제2 스토퍼막106,206,306,506,706 : 총간절연막 405,605,805 : 제1 총간절연막,407,607,807 : 제2 총간절연막

110,210,312,412,512,612 : 파샴 비아홍 110a,210a,312a,412a,512a,612a,712,812 : 비아홍 114,214,318,418,518,618,718,818 : 배션명역

발명의 상세관 설명

발명의 목록

全化百名 单位型 工 规 金化 土布令 的智慧

본 방명은 반도체 소자의 제조방법에 관한 것으로, 특혀 듀얼 다마신(dual damascene) 공정에 의한 반도 제 소자의 금속배선 형성방법에 관한 것이다.

반도체 소자의 집적도가 증가함에 따라 다충 배선 구조를 가지는 금속 배선충이 필요하게 되고, 또한 금속 배선 사이의 간격이 점차 중마지게 되었다. 이에 따라, 동일층상에서 서로 인접한 금속 배선층 사이 또는 상하로 인접한 각 배선층 사이에 존재하는 기생 저항(R) 및 커페시턴스(C) 성본들이 가장 중요한 문제로 되었다.

금속 배선 시스템에서 기생 저할 및 커패시턴스 성분률은 RO에 의해 유도되는 지연(delay)에 의하여 소자 의 전기적 성능을 열화시킨다. 또한, 배선총간에 존재하는 기생 저항 및 커패시턴스 성분들은 칩의 총 전 력 소모량을 증가시키고 신호 누설량을 증가시킨다.

따라서, 초고집적 반도체 소자에 있어서 RC가 작은 다층 배선 기술을 개발하는 것이 매우 중요한 문제이다.

RC가 작은 고성능의 다층 배선 구조를 형성하기 위하며는 비지향이 낮은 금속을 사용하여 배선총을 형성하거나 유전율이 낮은 절연막을 사용할 필요가 있다.

금속 배선용에서의 저항을 낮추기 위하며, 금속 배선용을 형성하는 금속 재료로서 비저학이 낮은 금속, 예탈 급면 구리를 사용하는 연구가 현재 활발하게 진행되고 있다.

구리 배선은 사진 식각 기술에 의하여 직접 패턴님하여 얻기는 어렵다. 따라서, 구리 배선을 형성하기 위하여 듀얼 다마신 공정을 주로 이용하고 있다.

도 1 내지 도 5는 중래의 일 예에 따른 반도체 소자의 금속배선 형성방법을 공정순서에 따라 도시한 단면도뿐이다.

도 1을 참조하면, 소정의 도전송(102)이 형성된 반도체 기판(100) 상에 스토퍼막(104)을 형성한다. 이어서, 스토퍼막(104) 상에 총간절연막(106)을 형성한다.

다음에, 총간접연막(106) 상에 제1 폭(町)을 가지고 총간접연막(106)의 상면을 일부 노출시키는 제1 개구부(배)를 갖춘 제1 포토레지스트 패턴(108)을 형성한다. 즉, 총간절연막(105) 상에 포토레지스트를 도포한 후, 상기 포토레지스트를 노광 및 현상하여 제1 포토레지스트 패턴(108)을 형성한다.

도 2을 참조하면, 제1 포토레지스트 패턴(108)를 식각 마스크로 하여 승간접면막(106)을 식각한다. 상기 식각은 스토퍼막(104)이 노출될 때까지 실시한다. 상기 식각에 의하여 승간절면막(106a)에 제1 폭(위)음 갖는 비마홉(110)이 형성되게 된다.

다음에, 제1 포토레지스트 패턴(108)을 제거한다. 제1 포토레지스트 패턴(108)은 통상의 방법, 예컨대 애 성(shing) 공정을 미용하여 제거할 수 있다.

도 3을 참조하면, 비아홉(110)이 형성되어 있는 용간절연막(105a) 상에 상기 제1 폭(PI)보다 큰 제2 폭(PZ)을 가지고 총간절연막(106a)을 잃부 노출시키는 제2 개구부(HZ)을 갖춘 제2 포토레지스트 패턴(112)을 형성한다. 제2 개구부(HZ)의 위치는 비아홉(110)의 위치에 대용되도록 형성한다.

파른(112)할 명정인다. 제2 개구구(12)의 취시는 미나옵(110)의 취시에 대중되고록 당당한다. 도 4월 참조하면, 제2 포토레지스트 패턴(112)급 석각 마스크로 하여 상기 충간점연막(106a)을 건식 석각한다. 상기 석각에 의하여, 충간점연막(106b) 내에 제2 폭(92)을 갖는 배선영역(114)이 형성되게 되며, 배선영역(114)의 하부에는 도진총(102)과 배선영역(114)을 연결하기 위한 제1 폭(91)를 갖는 비마옵(110a)이 형성되게 된다. 그러나, 상기 석각 동안에 비마옵(110; 도 3 참조)을 통해 노출되어 있는 스토퍼막(104)도 함께 석각되어 도진총(102)이 외부에 노출될 수 있다. 충간절연막(105b)은 스토퍼막(104)에 대한 석각선택비가 큰 물질을 사용하나, 상기 충간절연막(105a) 석각시 비마옵(110; 도 3 참조)를 통해 노중되어 있는 스토퍼막(104)의 대한 석각선택비가 큰 물질을 사용하나, 상기 충간절연막(105a) 석각시 비마옵(110; 도 3 참조)를 통해 노중되어 있는 스토퍼막(104)도 소정 속도로 석각되게 마련이다. 따라서, 충간절연막(105b)의 석각이 완료된 후에는 노출되어 있는 스토퍼막(104)이 완전히 석각되어 도진총(102)이 석각 분위기에 노출되는 경우도 발생할 수 있다. 도진총(102), 예컨대 구리 배선총이 석각 분위기에





₹2002-0088399

노출되게 되면 흑벽을 (마라 하드 폴리머(미도시)가 형성되게 되는데, 상기 하드 폴리머는 그 제거가 용이 하지 않다는 단점미 있다. 이러한 현상은 식각해야 할 총간절연막(106a)의 깊이가 깊고, 스토퍼막(104a)의 의 두께가 많으며, 총간절연막(106b)에 대한 스토퍼막(104a)의 식각선택비가 작출수록 더욱더 심각하다.

도 5룹 참조하면, 제2 포토레지스트 패턴(112)용 매성(ashing) 공정을 이용하며 제거한다. 상기 애성 공정은 산소계 튤라즈마를 사용한다. 따라서, 제2 포토레지스트 패턴(112) 제거 공정 동안, 즉 애성 공정 동안에 노출되어 있는 도전총(102)이 산소와 결합하여 금숙산화물총(116)이 형성되게 된다. 금숙산화물총(116)이 형성되게 되면, 전기저항이 급격히 상승하게 되고 배선영역(114) 및 비아홍(110a) 내에 도전불질이 채워지더라도 금숙배선(미도시)과 도전총(102)이 전기적으로 연결되지 못하는 불뜨는 현상, 즉 라프팅(lifting) 현상이 발생할 수도 있다. 또한, 배선영역(114) 및 비아홍(110a)을 형성한 후 산소계 중라즈마블 사용하는 상기 매성 공정을 진행하기 때문에, 총간절연막(106b)의 표면에 상기 매성 공정에 의한 손상(ashing demase)이 발생하게 된다. 즉, 상기 매성 공정에 의해 ዚ이, 애, 따, 뉴 등이 유기되어 총간절연막(106b)의 표면에 고착되게 되며, 이는 총간절연막(106b)의 유전율을 급격하게 상승시키는 요인으로 작용한다.

도 6 내지 도 9는 종래의 다른 예에 따른 반도체 소자의 금속배선 형성방법을 공정순서에 따라 도시한 단면도뜰이다.

도 6을 참조하면, 소정의 도진총(202)이 형성된 반도채 기판(200) 상에 스토퍼막(204)을 형성한다. 이어서, 스토퍼막(204) 상에 총간절면막(206)을 형성한다.

다음에, 응간절연막(206) 상에 제1 폭(♥)을 가지고 충간절연막(206)의 상면을 일부 노출시키는 제1 개구부(H)를 갖춘 제1 포토레지스트 패턴(208)읍 형성한다. 즉, 용간절연막(205) 상에 포토레지스트를 도포한 후, 상기 포토레지스트를 노광 및 현상하여 제1 포토레지스트 패턴(208)읍 형성한다.

도 7을 참조하면, 제1 포토레지스트 패턴(208)을 식각 마스크로 하며 일부의 총간절연막(206)을 식각한다. 상기 식각은 총간절연막(206)의 일부만을 식각하고 소정 두메의 총간절연막(206)은 식각하지 않고 남겨둔다. 상기 식각에 의하여 총간절면막(206a)에 제1 폭(Wi)을 갖는 파샴 비아홉(partial via hole)(210)이 형성되게 된다.

다음에, 제1 포토레지스트 패턴(208)을 제거한다. 제1 포토레지스트 패턴(108)은 통상의 방법, 예컨대 애 성(shing) 공정을 미용하여 제거할 수 있다.

도 8a를 참조하면, 파샴 비아홍(210)이 형성되어 있는 출간절면막(208a) 상에 상기 제1 폭(1111)보다 큰 제2 폭(122)을 가지고 총간절연막(208a)을 일부 노출시키는 제2 개구부(122)를 갖춘 제2 포토레지스트 패턴(212)을 형성한다. 제2 개구부(142)의 위치는 파샴 비아홍(210)의 위치에 대응되도록 형성한다. 그러나, 총간절연막(208a) 상에 제2 포토레지스트 패턴(212)을 형성할 때, 파샴 비아홍(210) 바닥에 포토레지스트(212)가 간류할 수 있다. 파샴 비아홍(212) 바닥에 간류된 포토레지스트(212)는 후속의 총간절연막(208a) 식각에 대한 배리어 역할者 하여 남아있는 나머지의 총간절연막(208a)을 식각할 때 오픈되지 않은 비아홍이 형성될 수 있다. 이에 대한 상세한 설명은 후술하기로 한다.

한편, 도 80는 미스-머라인(mis-alisn) 되머 있는 제2 포토레지스트 패턴의 모습을 도시한 것이다. 또한, 도시하지는 않았지만, 도 8a를 참조하여 설명한 바와 같이 이 경우에도 파살 비아홀(210) 바닥에 포토레 자스트가 잔류할 수도 있다.

도 94을 참조하면, 제2 포토레지스트 패턴(212)을 식각 마스크로 하여 총간절연막(206a)을 건식 식각한다. 상기 식각에 의하여, 총간절연막(206b) 내에 제2 폭(\$\textit{\textit{\$\text

한편, 도 Sb는 미스-어라인 되어 있는 제2 포토레지스트 패턴(212)이 형성된 경우, 미스-어라인된 제2 포토레지스트 패턴(212)을 식각 마스크로 하며 휴간절연막(2064)을 식각하며 배선영역(214) 및 비마옵(2104)을 형성한 모습금 도시한 것이다. 도 Sb에 도시된 비와 같이, 미스-어라인이 발생한 경우, 비마옵(2104)의 폭은 제1 폭(박)보다 좁아져서 비마홈(2104)의 프로파일이 불량하게 된다. 또한, 도 Sb를 참조하여 설명한 바와 같이 파숍 비마옵(210): 도 Sb 참조) 바닥에 포토레지스트가 잔류하는 경우에는 오픈되지 않은 비마옵(미도시)이 형성될 수도 있다.

도 10a를 참조하면, 제2 포토레지스트 패턴(212)을 매성(ashins) 공정을 미용하여 제거한다. 상기 애성 동정 동안에 비마용(210a; 도 9a 참조) 내매 남아있는 포토레지스트(212)도 함께 제거된다. 그러나, 앞서 설명한 바와 같이, 오픈되지 않은 비마용(210a)이 형성되어 배선영역(214)과 도전흥(202)이 연결되고 않 계 된다. 또한, 배선영역(214) 및 비마용(210a)을 형성한 후 산소계 플라즈마을 사용하는 상기 애성 공정 을 진행하기 때문에, 총간점연막(206b)의 표면에 상기 애성 공정에 의한 손상(ashing damage)이 발생하게 된다. 즉, 상기 애성 공정에 의해 ዚ이, 애, 따, 나 등이 유기되어 총간점연막(206b)의 표면에 고착되게 되며, 이는 총간점연막(206b)의 유진들을 급격하게 상승시키는 요인으로 작용한다.

한편, 도 106는 제2 포토레지스트 패턴(212)의 미스-머라인이 발생한 경우, 제2 포토레지스트 패턴(212)이 제거된 후의 모습을 도시한 것이다. 도 106에 도시된 비와 같이, 제1 쪽(▮1)보다 작은 쪽을 갖는 비아 참(210a)이 형성되어 비아홉(210a)의 프로파일이 불량하게 된다. 또한, 앞서 설명한 바와 같이, 파살 비아홉(210: 도 85 참조) 바닥에 포토레지스트가 장류하는 경우에는 오픈되지 않은 비아홉(미도시)이 형성되어 배선영역(214)과 도진층(202)이 연결되지 않을 수도 있다.

禁留的 的单亚双命长 对金母 亚洲





署 2002-008B399

본 발명은 상기한 중래 기술에서의 문제점을 해결하고자 하는 것으로서, 본 발명이 미루고자 하는 기술적 과제는 흥간점연약을 식각하여 배선영역 및 비마훈을 형성할 때 스토퍼막이 식각되어 도전층이 외부로 노출됨으로 인해 제2 포토래지스트 패턴 제거 공정에서 도전층의 상부에 급속산화률층이 형성되는 문제를 방지할 수 있고, 애슁 공정에 의한 손상(eshing damase)을 방지할 수 있으며, 또한 제2 포토래지스트 패턴을 행성할 때 비마홀 내에 포토래지스트가 잔류하며 비마홀이 오픈되지 않는 문제를 해결할 수 있으며, 제2 포토래지스트 패턴의 미스-머라인이 발생하더라도 비마홀의 프로마일 불량이 발생하는 것을 방지할 수 있는 반도체 소자의 금속배선 형성방법을 제공함에 있다.

열명의 구성 및 작용

상기 기술적 과제를 달성하기 위하며 제1 실시에에 따른 본 발명은, 먼저 도전총이 형성된 반도체 기판상에 기술적 과제를 달성한다. 상기 스토퍼막 상에 흥간절면막을 열성한다. 상기 충한엽면 상에 하도 마스크총을 형성한다. 상기 하도 마스크총 상에 제1 폭출 가지고 상기 하도 마스크총 일부 노출시키는 제1 개구부를 갖춘 제1 포토레지스트 패턴을 형성한다. 상기 제1 포토레지스트 패턴을 식각 마스크로 하며 삼기 하드 마스크총 및 일부의 상기 총간열면막을 식각하며 제1 폭을 갖는 파살 비마홀을 털성한다. 상기 제1 포토레지스트 패턴을 식각 마스크로 하며 삼기 하드 마스크를 및 일부의 상기 총간열면막을 식각하며 제1 폭을 갖는 파살 비마홀을 털성한다. 상기 제1 포토레지스트 패턴을 제가한다. 파살 비마홀이 형성된 상기 반도체 기판 상에 삼기 파살 비마홀 제우기 위하며 유기 물질막을 조포한다. 유기 물질막이 형성된 상기 반도체 기판 상에 삼기 파살 비마홀에 대응하도록 위치하며 제2 폭을 가지는 제2 개구부를 갖춘 제2 포토레지스트 패턴을 형성한다. 상기 제2 포토레지스트 패턴을 식각하다. 장기 하는 마스크롱을 식각한다. 상기 제2 포토레지스트 패턴을 식각한다. 상기 하는 마스크롱을 식각한다. 상기 제2 포토레지스트 패턴을 심각하다 제2 포토레지스트 패턴을 심각한다. 상기 하는 마스크롱을 식각한다. 상기 최2 포토레지스트 패턴 및 상기 유기 물질막을 동시에 제거한다. 상기 하드 마스크롱을 식각한다. 상기 최2 포토레지스트 패턴 및 상기 유기 물질막을 동시에 제거한다. 상기 하드 마스크롱을 식각한다. 상기 최2 포토레지스트 패턴 및 상기 유기 물질막을 동시에 제거한다. 상기 하드 마스크롱을 역각한다. 상기 총간절면막을 식각하여 제2 폭을 갖는 배선 영역과 제1 폭을 갖는 비마용을 형성한다.

상기 제1 포토레지스트 패턴을 식각 마스크로 하며 상기 총간절연막의 일부를 식각함에 있어, 식각된 총 간절연막의 깊이와 식각되지 않고 남은 총간절연막의 두께는 비슷하도록 하는 것이 바람직하다. 상기 도전층은 구리 배선층이다.

상기 스토퍼막은 상기 충간절연막과 식각선택비를 갖는 실리콘 정화막 또는 실리콘 카바이드막으로 형성하는 것이 바람직하다.

상기 총간점연막은 상기 스토퍼막 및 상기 하드 마스크총에 대한 식각선택비가 크고, 저유전율을 갖는 물 질막으로 형성하는 것이 바람직하다.

상기 하드 마스크총은 상기 용간절면막과의 식각선택비가 큰 실리콘 질화막, 실리콘 산화막, 실리콘 카바 미드막, 쯸리실리콘, 산화알루미늄과 같은 급속산화물, TIN과 같은 금속질화물, 알루미늄 또는 티타늄 등 의 금속으로 형성하는 것이 바람직하다.

상기 유기 물집막은 탄소계 유기물인 BARC(Bottom Anti-Reflection Coating)막으로 형성하는 것이 바람직하다.

배선영역 및 비아홀을 형성하는 단계 이후에, 상기 스토떠막器 제거하는 단계와, 스토퍼막미 제거된 상기 반도체 기판 상에 단차를 따라 배리어충을 형성하는 단계와, 배리어총이 형성된 상기 반도체 기판 상에 도전물질을 중착하며 상기 베선영역 및 상기 비아홀 내에 상기 도전물질을 매립하는 단계 및 도전물질이 매립되어 있는 상기 반도체 기판을 화학기계적 연마하는 단계를 더 포함할 수 있다.

상기 배리머층은 Ta막, TaN막, TiN막 또는 이룹의 조합막으로 형성하는 것이 바람직하다.

장기 메디더렇는 [집국, [집자식, []국, []자 보는 미급의 호텔되므로 명칭하는 것이 바람석하다. 상기 기술적 과제를 달성하기 위하여 제2 설시에에 따른 본 발명은, 먼저 도전층이 형성된 반도체 기판 상에 제1 스토퍼막을 형성한다. 상기 제1 스토퍼막 상에 제1 축간결연막을 형성한다. 상기 제2 스토퍼막 상에 제2 충간절연막을 형성한다. 상기 제2 스토퍼막 상에 제2 충간절연막을 형성한다. 상기 제2 동간절연막 상에 하도 마스크층을 형성한다. 상기 하도 마스크층 상에 제1 폭을 가지고 상기 하도 마스크층의 상면을 일부 노출시키는 제1 개구부를 갖춘 제1 포토레지스트 패턴을 청성한다. 상기 제1 포토레지스트 패턴을 석각 마스크로 하여 상기 하드 마스크층, 제2 총간접연막 및 제2 스토퍼막을 석각하여 제1 폭을 갖는 파살 비마골을 형성한다. 상기 제1 포토레지스트 패턴을 제기한다. 파살 비마골이 형성된 상기 반도 파살 비마골을 형성한다. 상기 제1 포토레지스트 패턴을 제기한다. 파살 비마골이 형성된 상기 반도체 기판 상에 상기 파살 비마골을 제우가 위하여 유기 등집작되는 제2 개구부를 갖춘 제2 포토레지스트 패턴을 성각하다. 유기 물질막이 형성된 상기 반도체 기판 상에 상기 파살 비마골에 대응하도록 위치하며 유기 등집작을 하여 상기 제2 흥간점연막 상부의 시스트 패턴을 형성한다. 상기 제2 포토레지스트 패턴을 석각 마스크로 하여 상기 제2 흥간점연막 상부의 상기 유기 물질막 및 상기 하드 마스크층을 석각한다. 상기 제2 포토레지스트 패턴 및 상기 유기 물질막 상기 유기 등집 마스크층을 석각한다. 상기 제2 충간점연막에 제1 폭을 갖는 비마골을 형성한다.

상기 도전층은 구리 배선층이다.

상기 제1 스토퍼막은 상기 제1 총간절연막과 식각선택비를 갖는 실리콘 정화막 또는 실리콘 키바이드막으로 형성하는 것이 바람직하다.

상기 제2 스토퍼막은 상기 제2 충간절면막과 식각선택비를 갖는 실리콘 결화막 또는 실리콘 커바이드막으 로 형성하는 것이 바람직하다.

상기 제1 총간절연막은 상기 제1 스토퍼막 및 상기 하드 마스크층에 대한 식각선택비가 크고, 저유전율율 갖는 물절막으로 형성하는 것이 바람직하다.

상기 제2 총간절면막은 상기 제2 스토퍼막 및 상기 하드 마스크총에 대한 식각선택배가 크고, 저유전율을 갖는 물질막으로 형성하는 것이 바람직하다.





독 2002-0088399

상기 제2 총간젊연약 및 제1 총간절연막은 동일 물질막으로 형성할 수 있다.

상기 하드 마스크용은 상기 제2 총간절연막 및 상기 제1 총간절연막과의 식각선택비가 큰 실리콘 결화막, 실리콘 산화막, 실리콘 카바이드막, 줄리실리콘, 산화알루미늄과 같은 금속산화품, TIN과 같은 금속질화 물, 알루미늄 또는 티타늄 등의 금속으로 형성하는 것이 바람직하다.

상기 유기 물질막은 탄소계 유기물인 BARC(Bottom Anti-Reflection Coating)막으로 형성하는 것이 바람직 하다.

배선영역 및 비아골을 형성하는 단계 이후에, 상기 제1 스토퍼약을 제거하는 단계와, 제1 스토퍼막이 제 거된 상기 반도체 기판 상에 단차를 따라 배리어슬을 형성하는 단계와, 배리어슬이 형성된 상기 반도체 기판 상에 도전불질을 증척하여 상기 배선영역 및 상기 비아홀 내에 상기 도전들질을 때립하는 단계 및 도전물질이 매립되어 있는 상기 반도체 기판을 화학기계적 연마하는 단계를 더 포함할 수 있다.

상기 배리어총은 Ta막, TaN막, Ti막, TIN막 또는 이들의 조합막으로 형성하는 것이 바람직하다.

상기 기술적 과제를 달성하기 위하여 제3 실시에에 따른 본 발명은, 먼저 도전층이 형성된 반도체 기판 상에 스토퍼막을 형성한다. 상기 스토퍼막 상에 흥간절면막을 형성한다. 상기 하드 마스크총 상에 하드 마스크총 형성한다. 상기 하드 마스크총 성에 제1 폭물 가지고 상기 하드 마스크용의 수면을 일부 노출시키는 제1 개구부를 갖춘 제1 포토래지스트 패턴을 형성한다. 상기 제1 포토래지스트 패턴을 역상한다. 상기 제1 포토래지스트 패턴을 현성한다. 상기 제1 포토래지스트 패턴을 현성한다. 상기 제1 포토래지스트 패턴을 제기한다. 상기 제2 포먼래기스트 패턴을 정상한다. 308와이 도포된 상기 반도체 기판 상에 상기 파샵 비마홈에 대용하도록 위치하며 제2 폭물 가지는 제2 개구부를 갖춘 제2 포토래지스트 패턴을 형성한다. 상기 제2 포토래지스트 패턴을 제기한다. 상기 하드 마스크용 상부 및 상기 파샵 비마홈 내매 형성된 사기 508와 음식 식각하여 제기한다. 상기 하드 마스크용 상부 및 상기 파샵 비마홈 내매 형성된 각하여 제2 폭물 갖는 배선 영역과 제1 폭음 갖는 비스크용을 역상한다.

상기 제1 포토레지스트 패턴읍 식각 마스크로 하며 상기 총간절연막의 임부읍 식각함에 있어, 식각된 총 간절연막의 깊미와 식각되지 않고 남은 총간절연막의 두째는 비슷하도록 하는 것이 바람직하다.

상기 도전층은 구리 배션층이다.

상기 스토퍼막은 상기 총간절연막과 식각선택비를 갖는 실리콘 철화막 또는 실리콘 카바이드막으로 형성 하는 것이 바람직하다.

상기 총간절연막은 상기 스토퍼막 및 상기 하드 마스크층에 대한 식각선택비가 크고, 저유전율을 갖는 물 골막으로 형성하는 것이 바람작하다.

상기 하드 마스크총은 상기 충간절연막과의 식각선택비가 큰 심리콘 잘화막, 실리콘 산화막, 심리콘 카바 미드막, 폴리실리콘, 산화알루미늄과 같은 급속산화물, TiN과 같은 금속질화물, 일루미늄 또는 타타늄 등 의 금속으로 형성하는 것이 바람직하다.

상기 SOG막은 상기 총간절연막과 식각선택비를 갖는 무기물인 HSQ막 또는 SIO막인 것이 바람직하다.

배선영역 및 비아홀을 형성하는 단계 이후에, 상기 스토퍼막을 제거하는 단계와, 스토퍼막이 제거된 상기 반도체 기판 상에 단차를 따라 배리머총을 형성하는 단계와, 배리머총이 형성된 상기 반도체 기판 상에 도전물질을 증착하여 상기 배선영역 및 상기 비마폴 내에 상기 도전물질을 매립하는 단계 및 도전물질이 매립되어 있는 상기 반도체 기판을 화학기계적 연마하는 단계를 더 포항할 수 있다.

상기 때리어총은 Ta막, TaN막, TI막, TIM막 또는 이들의 조합막으로 형성하는 것이 바람직하다.

상기 배리여층은 16박, Ten막, Tin막, Tin막 또는 미들의 조합막으로 형성하는 것이 바람직하다.
상기 기술적 과제를 달성하기 위하여 제4 실시에에 따른 본 발명은, 먼저 도전층이 형성된 반도체 기판 상에 제1 스토퍼막을 형성한다. 상기 제1 스토퍼막 상에 제1 총간절연막을 형성한다. 상기 제2 스토퍼막 상에 제2 총간절연막을 형성한다. 상기 제2 수토퍼막 상에 제2 총간절연막을 형성한다. 상기 제2 종간절연막 상에 하드 마스크층을 형성한다. 상기 제2 프로레지스트 페턴을 형성한다. 상기 제1 포토레지스트 페턴을 일부 노출시키는 제1 개구부를 갖춘 제1 포토레지스트 페턴을 형성한다. 상기 제1 포토레지스트 페턴을 이 생기하고 이 제1 프로메지스트 페턴을 이 생기하고 이 하드 마스크층의 제2 총간절연막 및 제2 스토퍼막을 여각하여 제1 폭을 갖는 미소를 이 생기하는 사기 제1 포토레지스트 페턴을 이 제2 시토퍼막을 여각하여 제1 폭을 갖는 미소를 이 생기하는 사기 제1 포토레지스트 페턴을 제2 제2 제2 제2 보도체기 프로베지스트 페턴을 생기 반도체 기관 상에 상기 파살 비아용의 채우기 위하여 30만약을 도포한다. 500만이 형성된 상기 반도체 기관 상에 상기 파살 비아용의 채우기 위하여 30만약을 도포한다. 500만이 형성된 상기 반도체 기관 상에 상기 파살 비아용에 대용하도록 위치하여 제2 폭출 가지는 제2 제구부를 갖춘 제2 포토레지스트 페턴을 형성한다. 상기 제2 포토레지스트 페턴을 여 상기 제2 총간절연막 상부의 상기 50만약 및 상기 하드 마스크층을 시작한다. 상기 하드 마스크층을 시작하다 상기 제2 총간절연막에 제2 폭출 강분 비아올로 형성한다. 상기 제2 총간절연막에 제2 폭출 갖는 비아올로 형성한다. 상기 제2 총간절연막에 제2 폭출 갖는 비아올로 형성한다.

상기 도전층은 구리 배선층이다.

상기 제1 스토퍼막은 상기 제1 총간잡연막과 식각선택비를 갖는 심리콘 결화막 또는 실리콘 키바이드막으 로 형성하는 것이 바람직하다.

상기 제2 스토퍼막은 상기 제2 총간절연막과 식각선택비를 갖는 실리콘 함화막 또는 실리콘 키바이드막으 로 형성하는 것이 바람직하다.

상기 제1 총간절연막은 상기 제1 스토퍼막 및 상기 하드 마스크총에 대한 식각선택비가 크고, 저유전율총 갖는 물질막으로 형성하는 것이 바람직하다.





목 2002-00883<u>9</u>9

상기 제2 층간검연막은 상기 제2 스토퍼막 및 상기 하드 마스크츔에 대한 식각선택비가 크고, 지유전육출 갖는 물질막으로 형성하는 것이 바람직하다.

상기 제2 총간절연막 및 제1 총간절연막은 동입 물질막으로 형성하는 것이 바람직하다.

상기 하드 마스크층은 상기 제2 총간절연막 및 상기 제1 총간절연막과의 식각선택비가 큰 실리콘 짐화막, 실리콘 산화막, 실리콘 카바이드막, 빨리실리콘, 산화알루미늄과 같은 금속산화품, TIN과 같은 금속잠화 물, 알루미늄 또는 EI타늄 등의 금속으로 행성하는 것이 바람직하다.

상기 SOG막은 상기 총간절연막과 식각선택비를 갖는 무기물인 HSO막 또는 SiQ막인 것이 바람직하다.

배선영역 및 비아홈을 형성하는 단계 이후에, 상기 제1 스토퍼막홉 제거하는 단계와, 제1 스토퍼막이 제 거된 상기 반도체 기관 상에 단차를 따라 배리어총을 형성하는 단계와, 배리어층이 형성된 반도체 기판 상에 도전물질을 증착하며 상기 배선영역 및 상기 비아폴 내에 상기 도전물질을 매립하는 단계 및 도전물 점이 매립되어 있는 상기 반도체 기판을 화학기계적 연마하는 단계를 더 포함할 수 있다.

상기 때리더층은 Ta막, TaN막, Ti막, TiN막 또는 미룹의 조합막으로 형성하는 것이 바람직하다.

상기 본 발명의 기술적 과제를 달성하기 위한 본 발명의 제5 및 제6 심시예에 따른 반도체 소자의 금속 배선 형성방법은, 반도체 기판상에 형성된 도전총 상에 스토퍼막을 형성하는 단계; 상기 스토퍼막 상에 충간절면막을 형성하는 단계; 상기 하드 마스크총 학생이는 단계; 상기 하드 마스크총 학생이는 단계; 상기 하드 마스크총 학생이는 단계; 상기 하드 마스크총 학생이 하는 마스크총 현성하는 단계; 상기 하드 마스크총 상에 상기 도전총에 대응하여 비아용을 한정하는 제1 포토래지스트 패턴을 성격하는 단계; 상기 제1 포토래지스트 패턴을 식각하여 상기 도전총 상에 형성된 스토퍼막의 표면을 노출시키는 비아홍을 형성하는 단계; 상기 제1 포토래지스트 패턴을 제거하는 단계; 상기 비아홍을 매개움결종으로 매립하는 단계; 상기 하드 마스크총의 일부를 식각하여 상기 비아홍의 적어도 일부와 중첩되는 배선영역을 한정하는 하드 마스크 패턴을 형성하는 단계; 상기 비아홍로 비선영역을 한정하는 하드 마스크 패턴을 형성하는 단계; 상기 비아홍로 부터 상기 매개물결종을 제기하는 단계; 상기 하드 마스크 패턴을 형성하는 단계; 상기 비아홍로 이 내선 영역을 현성하는 단계; 상기 비아홍 내에 잔류하는 상기 스토퍼흥을 제거하는 단계; 상기 비아홍 내에 잔류하는 상기 스토퍼흥을 제거하는 단계; 상기 비아홍 내에 잔류하는 상기 스토퍼흥을 제거하는 단계; 및 상기 비아홍 및 배선영역에 도전물질을 매립하는 단계를 포함한다.

상기 총간접연막은, 상기 스토퍼막 상에 제1 총간절연막, 제2 스토퍼막 및 제2 총간절연막이 적총된 것일 수 있으며, 미때 상기 배선 영역을 형성하는 단계는, 상기 제2 스토퍼막을 식각 스토퍼총으로 하며 상기 제2 총간절연막을 식각하며 형성할 수 있다.

상기 하드 마스크용은 상기 용간접연막과의 석각선택비가 큰 실리콘 산화막, 실리콘 결화막, 실리콘 카바이드막, 폴리실리콘, 금속산화물, 금속질화품 또는 금속중에서 적어도 하나로 형성하는 것이 바람직하며, 상기 매개물질용은 상기 흥간절연막과 석각선택비를 갖는 탄소계 유기물인 BARC(Bottom Anti-Reflection Coating)막 또는 506막으로 형성할 수 있으며, 상기 SDG막은 상기 총간절연막과 석각선택비를 갖는 무기물인 HSQ막, #SQ막 또는 다공성 SiQ-막일 수 있다.

이하, 청부된 도면을 참조하여 본 발명에 따른 바람직한 실시예를 상세하게 설명하기로 한다. 그러나, 이하의 설시에는 이 기술분이에서 통상적인 지식을 가진 자에게 본 발명이 충분히 이해되도록 제공되는 것으로서, 여러 가지 다른 형태로 변형될 수 있으며, 본 말명의 범위가 다음에 기술되는 실시예에 한정되는 것은 아니다. 이하의 설명에서 어떤 층이 다른 층의 위에 존재한다고 기술될 때, 이는 다른 층의 바로 위에 존재할 수도 있고, 그 사이에 제3의 층이 게재될 수도 있다. 또한 도면에서 각 층의 두께나 크기는 설명의 편의 및 명확성을 위하며 과장되었다. 도면상에서 동일 부호는 동일한 요소를 지칭한다.

< 제 1 싶 시 예 >

도 11 내지 도 19는 본 발명의 바람직한 제1 심시예에 따른 반도체 소자의 금속배선 형성방법을 공정 순 서에 따라 도시한 단면도들이다.

도 11을 참조하면, 소정의 도진층(302)이 형성된 반도체 기판(300) 상에 스토퍼막(304)을 형성한다. 도진층(302)은 반도체 기판(300)에 형성된 복순물 도필 양역이거나 구리(Cu) 배선층 또는 기타 다른 금속 배선총일 수 있다. 스토퍼막(304)은 그 상부에 형성되는 총간절연막(306)과의 식각선택비가 큰 용질, 예컨대 실리본 집화막(Si,NL) 또는 심리폰 카바이드막(SiC)으로 형성하는 것이 바람직하다.

이어서, 스토퍼막(304) 상에 충간젊연막(306)을 형성한다. 충간절연막(306)은 예를 흡연, SiOC막, 다공성 SIOL막, PSG(phosphorous silicate glass)막, BPSG(boron phosphorous silicate glass)막, USB(undoped silicate glass)막, FS3(fluorine doped silicate glass)막, HD9(high density plasma)막, PE-IEDS(plasma enhanced-tetra ethyl ortho silicate)막 또는 SDB(spin on glass)막과 같은 저무전율을 갖는 물질막으로 형성하는 것이 바람직하다. 총간절면막(306)은 스토퍼막(304)과의 식각선택비가 큰 물질막으로 형성한다.

다음에, 총간절면막(306) 상에 하드 마스크총(308)을 형성한다. 하드 마스크총(308)은 총간절연막(306)과 의 식각선택비가 큰 출질, 예컨대 심리콘 질화막, 실리콘 산화막, 실리콘 카버이드막, 롭리실리콘, 산화 알무미늄과 같은 금속산화큠, TiN과 같은 금속점화물, 알루미늄 또는 티타늄 등의 금속으로 형성하는 것 이 바람직하다.

이머서, 하드 마스크총(308) 상에 제1 폭(¶1)읍 가지고 하드 마스크총(308)의 상면읍 일부 노출시키는 제1 개구부(H1)를 갖춘 제1 포토래지스트 패턴(310)읍 형성한다. 즉, 하드 마스크총(308) 상에 포토래지 스트클 도포한 후, 상기 포토레지스트를 노광 및 현상하며 제1 포토레지스트 패턴(310)을 형성한다.

도 12를 참조하면,제1 포토레지스트 패턴(310)을 식각 마스크로 하드 마스크총(308) 및 일부의 송간절연 막(306)을 식각한다. 이때,소정 두께의 총간점연막(306a)은 석각하지 않고 남겨둔다. 비람직하게는,식 각된 총간절연막(306a)의 깊이,즉 파샬 베마홉(partial via hole)(312)의 깊이와 식각되지 않고 남은 총 간절연막(306a)의 두께는 거의 갈도록 형성한다. 상기 식각에 의하여 총간절연막(306a)에 제1 폭(柳)옵





목 2002-0088399

갖는 파샬 비아홍(312)이 형성되게 된다.

다음에, 제1 포토레지스트 패턴(310)을 제거한다. 제1 포토레지스트 패턴(310)은 통상의 방법, 예컨대 애 성(shing) 공정읍 미용하여 제거함 수 있다.

도 13을 참조하면, 파살 비아홉(312)이 형성되어 있는 반도체 기판(300) 상에 유기 출출막(314)을 도포하여 파살 비아홉(312) 내에 유기 출출막(314)을 매합한다. 유기 출출막(314)은 파살 비아홉(312) 내에만 형성될 수도 있고, 하드 마스크충(308a) 상에도 얇게 형성될 수도 있다. 유기 출절막(314)은 탄소계 유기 출인 BARC(Bottom Anti-Ref lection Coatins)막으로 형성하는 것이 바람작하다. 유기 물질막(314)은 스핀코팅 방법에 의하며 형성할 수 있다. 이때, 스핀 코터의 회전수는 1000~5000 rpm 정도인 것이 바람직하다. 스핀 코팅 방법으로 유기 물질막(314)을 도포한 후에는 100°C~150°C 정도의 온도에서 베이크중 실시한다.

도 14쯤 참조하면, 유기 물질막(314)이 형성되어 있는 반도체 기판(300) 상에 상기 제1 쪽(W1)보다 큰 제2 폭(W2)을 가지고 유기 물질막(314)을 일부 노출시키는 제2 개구부(H2)을 갖춘 제2 포토레지스트 패틴(316)을 형성한다. 제2 개구부(H2)의 위치는 파샬 비마훈(312)의 위치에 대응되도록 형성하며, 파샬 비마훈(312)의 상부에 제2 개구부(H2)가 위치하도록 한다.

도 15를 참조하면, 제2 포토레지스트 패턴(316)을 식각 마스크로 하여 흥간절연막(306a) 상부의 유기 물 절막(314) 및 하드 마스크총(308a)을 건식 식각한다. 상기 식각은 0.를 포함하는 가스 또는 N. 및 N.를 포함하는 가스물 식각 기스로 사용한다. 혹은, C.F.계 가스 또는 C.H.F.계 가스와, 아르곤(Ar)과 같은 불합성 가스, 및 CO 또는 0. 가스를 포함하는 식각 가스를 사용할 수도 있다. 이때, 파샴 비아홉(312) 내의유기 물집막(314)도 상기 식각시 어느 정도는 리세스(recess)되게 된다.

도 16을 참조하면, 제2 포토레지스트 패턴(316)을 제거한다. 제2 포토레지스트 패턴(316)은 통상의 방법, 예컨대 매성 광정을 이용하여 제거할 수 있다. 이때, 유기들인 유기 물결막(314)도 함께 제거되게 된다. 즉, 하드 마스크총(308a) 상부 및 파샬 비마홈(312) 내에 존재하는 유기 물결막(314)도 제2 포토레지스트 패턴(316) 제거 공정, 예컨대 애성 공정에서 함께 제거되게 된다. 제2 포토레지스트 패턴(316) 및 유기 물질막(314)이 제거되면, 제2 폭(配)을 갖는 제구부를 갖춘 하드 마스크총(308b)이 노출되게 된다.

도 17을 참조하면, 하드 마스크총(308b)을 식각 마스크로 하며 흥간절연막(306a)을 건식 식각하여 배선영역(318) 및 비아홀(312a)을 동시에 형성한다. 즉, 총간젊연막(306b) 내에 제2 쪽(V2)을 갖는 배선영역(318)을 형성하고, 배선영역(318)의 하부에는 상기 제2 쪽(V2)보다는 작은 제1 쪽을 갖는 비아홀(312a)을 형성한다. 한편, 하드 마스크흥(308b)을 식각 마스크로서 사용하므로 하드마스크총(308b)은 총간절연막(306a)의 식각 동안에 견딜 만큼 총분한 두께급 가져야 한다.

이어서, 비아홉(312a)읍 통해 노출된 스토퍼막(304)을 식각하여 제거한다. 이때, 하드 마스크춍(308b)도 함께 식각하여 제거할 수도 있으며, 혹은 하드 마스크춍(308b)을 제거하지 않고 그대로 남겨두고 후속 공 정을 진행할 수도 있다. 여기서는 하드 마스크춍(308b)을 그대로 남겨두고 후속 공정을 진행하는 경우를 예를 들어 설명하기로 한다.

도 18을 참조하면, 스토퍼막(304)이 제거된 반도체 기판(300) 상에 단차를 따라 배리며흡(320)을 형성한다. 배리어흥(320)은 Ta막, Ta附막, Ti막, TIN막 또는 미출의 조합막으로 형성하는 것이 바람직하다.

도 19을 참조하면, 배선영역(318) 및 비아홀(312a)을 채우기 위하며 도전 출질을 증착한다. 이어서, 도전 물질미 증착된 반도체 기판(300)을 화학기계적 연마 방법에 의하며 평탄화한다. 이때, 하드 마스크총(308b) 상에 있는 배리머총(320)도 화학기계적 연마하여 제거한다. 상기 평탄화에 의하여 배선영 역(318) 내에 금속배선(322)이 형성되고, 비아홀(312a) 내에는 반도체 기판(300)에 있는 도진총(302)과 상기 금속배선(322)을 연결하는 비아 콘택(324)이 형성된다. 한편, 하드 마스크층(308b)은 상기 화학기계 적 연마 공정을 총간절연막(306b)이 노출될 때까지 실시함에 의해 제거할 수도 있으며, 혹은 제거하지 않 고 그대로 남겨를 수도 있음은 물론이다.

< 제 2 설 시 예 >

도 20 내지 도 26은 본 발명의 바람직한 제2 실시에에 따른 반도체 소자의 금속배선 형성방법을 공정순서에 따라 도시한 단면도흡이다.

도 20을 참조하면, 소정의 도진총(402)이 형성된 반도체 기판(400) 상에 제1 스토퍼막(404)을 형성한다. 도진총(402)은 반도체 기판(400)에 형성된 불순률 도핑 영역이거나 구리(Cu) 배선총 또는 기타 다른 금속 배선총일 수 있다. 제1 스토퍼막(404)은 그 상부에 형성되는 제1 총간절연막(405)과의 석각선택비가 큰 물절, 예컨대 십리콘 질화막(SI_eN_e) 또는 실리콘 카바이드막(SIC)으로 형성하는 것이 바람적하다.

UIOHA, 제1 스토퍼막(404) 상에 제1 총간절면막(405)을 형성한다. 제1 총간절면막(405)은 예을 물면, SiOC막, CF공성 SIO.막, PSB(phosphorous silicate glass)막, BPSB(boron phosphorous silicate glass)막, USB(undoped silicate glass)막, FSB(fluorine doped silicate glass)막, HDP(high density plasma)막, PE-TEOS(plasma enhanced-tetra ethyl ortho silicate)막 또는 SOB(spin on glass)막과 같은 저유견을을 갖는 물질막으로 형성하는 것이 바람직하다. 제1 총간절면막(405)은 제1 스토퍼막(404)과의 식각선택비가 큰 물질막으로 형성한다.

이어서, 제1 충간절연막(405) 상에 제2 스토퍼막(406)을 형성한다. 제2 스토퍼막(406)은 그 상부에 형성되는 제2 충간절연막(407)과의 식각선택배가 큰 충질,예컨대 심리콘 참화막(SI₆N₆) 또는 실리콘 카바이드막(SIC)으로 형성하는 것이 바람직하다.

다음에, 제2 스토퍼막(406) 상에 제2 충간절연막(407)을 형성한다. 제2 충간절연막(407)은 예출 들면, SIOC막, 다공성 SIOL막, PSG(phosphorous silicate glass)막, BPSG(boron phosphorous silicate glass) 막, USG(undoped silicate glass)막, FSB(fluorine doped silicate glass)막, HDP(high density plasma)





목 2002-0088399

막, PE-TEDS(plasma enhanced-tetra athyl ortho silicate)막 또는 SOB(spin on glass)막과 같은 저유전 줄을 갖는 물질막으로 형성하는 것이 바람직하다. 제2 총간절연막(407)은 제2 스토퍼막(406)과의 식각선 택비가 큰 종질막으로 형성한다. 제2 총간절연막(407)은 제1 총간절연막(405)과 다른 물질막으로 형성할 수도 있으나, 제1 총간절연막(405)과 동일한 돌질막으로 형성하는 것이 바람직하다.

다음에, 제2 총간절연막(407) 상에 하드 마스크총(408)을 형성한다. 하드 마스크흥(408)은 제2 총간절연막(407)과의 식각선택비가 큰 물질, 예컨대 실리콘 질화막, 실리콘 산화막, 실리콘 카바이드막, 폴리설리콘, 산화악무미늄과 같은 금속산화물, TIN과 같은 금속집화물, 알무미늄 또는 티타늄 등의 금속으로 형성하는 것이 바람직하다.

이어서, 하드 마스크용(408) 상에 제1 쪽(위1)을 가지고 하드 마스크용(408)의 상면을 입부 노출시키는 제1 개구부(제)을 갖춘 제1 포토래지스트 패턴(410)을 형성한다. 즉, 하드 마스크용(408) 상에 포토레지 스트를 도포한 후, 상기 포토레지스트를 노광 및 현상하여 제1 포토래지스트 패턴(410)을 형성한다.

도 21을 참조하면, 제1 포토래지스트 패턴(410)을 식각 마스크로 하드 마스크총(408), 제2 총간절연막(407) 및 제2 스토퍼막(406)를 식각한다. 상기 석각에 의하여 제2 총간절연막(407a)에 제1 폭(P1)을 갖는 파샯 비마음(412)이 형성되게 된다.

다음에, 제1 포토레지스트 패턴(410)을 제거한다. 제1 포토레지스트 패턴(410)은 용상의 방법, 예컨대 예 성(shing) 공정을 미용하며 제거할 수 있다.

도 22클 참조하면, 파살 비마음(412)이 형성되어 있는 반도체 기관(400) 상에 유기 출질막(414)을 도포하면 파살 비마음(412) 내에 유기 출질막(414)을 때립한다. 유기 물질막(414)은 파살 비마음(412) 내에만 형성될 수도 있고, 하드 마스크송(408a) 상에도 얇게 형성될 수도 있다. 유기 물질막(414)은 탄소계 유기 물인 BARC(Bottom Anti-Reflection Coating)막으로 형성하는 것이 바람직하다. 유기 물질막(414)은 스핀코팅 방법에 의하여 형성할 수 있다. 이때, 스핀코터의 회전수는 1000~5000 rpm 정도인 것이 바람직하다. 스핀코팅 방법으로 유기 물질막(414)을 도포한 후에는 100°C~150°C 정도의 온도에서 베이크를 실시한다.

도 23출 참조하면, 유기 물집막(414)이 형성되어 있는 반도체 기판(400) 상에 상기 제1 쪽(則)보다 큰 제2 폭(♥)을 가지고 유기 붙잡막(414)을 일부 노출시키는 제2 재구부(H2)를 갖춘 제2 포토레지스트 패턴(416)을 형성한다. 제2 개구부(H2)의 위치는 파샾 비아홀(412)의 위치에 대응되도록 형성하며, 파샾 비아홀(412)의 상부에 제2 개구부(H2)가 위치하도록 한다.

도 24를 참조하면, 제2 포토레지스트 패턴(416)을 석각 마스크로 하여 제2 충간철연막(407a) 상부의 유기 협질막(414) 및 하드 마스크용(408a)을 건석 식각한다. 상기 식각은 다릅 포함하는 가스 또는 N. 및 H.물 포함하는 가스를 식각 가스로 사용한다. 혹은, C.F.계 가스 또는 C.H.F.계 가스와, 마르곤(Ar)과 같은 불 활성 가스, 및 CO 또는 다가스를 포함하는 식각 가스를 사용할 수도 있다. 이때, 파샬 비아홍(412) 내의 유기 즐질막(414)도 상기 식각시 머느 정도는 리세스(recess)되게 된다.

도 25골 참조하면, 제2 포토레지스트 패턴(416)을 제거한다. 제2 포토레지스트 패턴(416)은 통상의 방법, 예컨대 매성 공장을 이용하여 제거할 수 있다. 이때, 유기 출질막(414)도 함께 제거되게 된다. 즉, 하드 마스크총(408a) 상부 및 파상 비마홍(412) 내에 존재하는 유기 출혈막(414)도 제2 포토레지스트 패턴(416) 제거 공정, 예컨대 매성 공정에서 함께 제거되게 된다. 제2 포토레지스트 패턴(416) 및 유기 물절막(414)이 제거되면, 제2 쪽(92)을 갖는 게구부를 갖춘 하드 마스크총(408b)이 노출되게 된다.

도 26을 참조하면, 하드 마스크츙(408b)을 식각 마스크로 하여 제2 총간절연막(407a) 및 제1 층간절연막(405)을 건식 식각하여 배선영역(418) 및 비마용(412a)을 동시에 형성한다. 즉, 제2 총간절연 막(407b)에는 제2 폭(♥2)을 갖는 배선영역(418)을 형성하고, 제1 총간절연막(405a)에는 상기 제2 폭(♥2) 보다는 작은 제1 폭급 갖는 비마용(412a)을 형성한다.

이어서, 비이존(412a)을 통해 노출된 제1 스토퍼막(404)을 식각하여 제거한다. 이때, 하드 마스크총(408b)도 함께 식각하여 제거할 수도 있으며, 혹은 하드 마스크총(408b)을 제거하지 않고 그대로 남겨두고 후속 공정을 진행할 수도 있다.

미후의 공정은 상기 제1 실시예에서와 동일하다.

< 제 3 실 시 예 >

도 27 내지 또 31은 본 발명의 바람직한 제3 실시에에 따른 반도체 소자의 금속배선을 형성방법을 공정순서에 따라 도시한 단면도률이다.

도 27을 참조하면, 소정의 도전총(502)이 행성된 반도체 기판(500) 상에 스토퍼막(504), 총간절연막(506) 및 하드 마스크속(508)을 순차적으로 형성하고, 하드 마스크총(508) 상에 제1 폭(위)으로 하드 마스크총(508)의 상면을 일부 노출시키는 개구부물 갖춘 제1 포토레지스트 패턴(미도시)을 형성하고, 상기 제1 포토레지스트 패턴을 여각 마스크로 하드 마스크총(508) 및 일부의 총간절연막(506)을 석각하여 파슘 비마훈(512)을 형성한 후, 상기 제1 포토레지스트 패턴을 제거하는 단계는 상기 제1 실시예와 동일하다. 여기서, 총간절연막(506)은 저유전들을 갖는 SIOC작으로 형성하는 것이 바람적하다.

미어서, 파샴 비아홍(512)이 형성되어 있는 반도체 기판(500) 상에 SOB(spin on glass)막(514)을 스핀 코림 방법으로 형성한다. 이때, SOG막(514)을 도포한 후에는 250℃~350℃ 정도의 온도에서 30초 내지 5분정도 베미크를 실시하는 것이 바람직하다. SOG막(514)은 총간절면막(506a)에 대한 습식 식각선택비가 큰물감막, 예컨대 무기품인 HSO(hydro slisssquioxane)막, MSO막 또는 다공성 SOC막인 것이 바람직하다. HSO와 같은 SOG막(514)은 FE 용액에서 식각 속도가 매우 빠른 반면, 총간절면막(506a), 예컨대 SIOC막은 HSO와 같은 SOG막(514)은 FE 용액에서 식각 속도가 매우 빠른 반면, 총간절면막(506a), 예컨대 SIOC막은 FE 용액에 거의 식각되지 않는다. 예를 들면, 등과 HF를 500대 1로 회식한 용액에 90초간 습식 식각발경 우, HSO막은 470Å 정도 식각되고, SIOC막은 15~31Å 정도 식각되며, SIC막은 13Å 정도 식각되는 것으로, HSO막은 470Å 정도 식각되고, SIOC막은 15~31Å 정도 식각되어, SIC막은 13Å 정도 식각되는 것으로, HSO막은 470Å 정도 식각되고, SIOC막은 15~31Å 정도 식각되어, SIC막은 18Å 정도 식각되는 것으로, HSO막은 470Å 정도 식각되고, SIOC막은 15~31Å 정도 식각되어, SIC막은 18Å 정도 식각되는 것으로, 바다는다. 한편, 상기 SOG(514)막 대신에 상기 파숍 비아홉(512)내에는 PSG막, BYSG막 등을 때림함 수





\$2002-0088399

있으며, 바텀업(Bottom-Up) 충전특성을 갖는 CVD방식인 Flow Fill 방식으로 형성할 수 있다.

도 28을 참조하면, SOG막(514) 상에 상기 제1 폭(VI)보다 큰 제2 쪽(V2)을 가지고 SOG막(514)을 일부 노 합시키는 제2 개구부(H2)를 갖춘 제2 포토레지스트 패턴(516)을 형성한다. 제2 개구부(H2)의 위치는 파샴 비마홈(512)의 위치에 대용되도록 형성하여, 제2 포토레지스트 패턴(516)을 식각 마스크로 하여 SOG막(514) 및 하드 마스크총(508a)을 식각하게 되면 충간절연막(506a)에 형성된 파샴 비마홈(512)이 노 형되도록 한다.

도 29를 참조하면, 제2 포토레지스트 패턴(516)을 식각 마스크로 하며 총간절연막(506a) 상부의 306막(514) 및 하드 마스크용(508a)을 건식 식각한다. 상기 건식 식각은 다.계 가스 또는 CMF,계 가스와, 아르곤(Ar)과 같은 불활성 가스, 및 CO, CO, 또는 C, 가스를 포합하는 식각 가스를 사용한다. 상기 건식 식각은 5~50 mTorr의 압력에서, 1000~5000백 정도의 파워로 1~2분 정도 실시하는 것이 바람직하다. 상기 식각 동안에 파살 비아홉(512) 내에 매립된 306막(514)도 소정 정도 리세스되게 된다. 식각 조건에 따라서는 306막(514)이 거의 모두 제거될 수도 있다.

도 30을 참조하면, 제2 포토레지스트 페틴(516)을 제거한다. 제2 포토레지스트 패틴(516)은 통상의 방법, 예컨대 매성 공정을 이용하여 제거할 수 있다.

이어서, 하드 마스크용(508b) 상부 및 파살 비아용(512) 내에 형성된 808막(514a)을 습식 식각하여 제거한다. 홍간절연막(508a)에 대한 808막(514a)의 식각 숙도가 빨라 808막(514a)만을 선택적으로 제거함 수있는 식각액, 예컨대 IF 용액을 사용하는 것이 바람적하다. ISO와 같은 808막(514a)은 IF 용액에서 식각 숙도가 때우 빠른 반면, 총간절연막(508a), 예컨대 8100막은 IF 용액에 거의 식각되지 않는다. 예를 불면, 물과 IF를 500대 1로 희석한 용액에 90초간 습식 식각함 경우, ISQ막은 470초 정도 식각되고, 8100막은 15~31초 정도 식각되며, 810막은 13초 정도 식각된다.

제2 포토레지스트 패턴(516) 및 SOG막(514a)이 제거되면, 제2 폭(#2)을 갖는 개구부가 형성되어 있는 하드 마스크츙(508b)이 노출되게 된다.

도 31을 참조하면, 이후의 광정은 상기 제1 실시예와 동일하다. 즉, 하드 마스크총(508b)를 식각 마스크로 하여 총간절연막(506a)을 건식 식각하여 배선 염멱(518) 및 비마음(512a)을 동시에 형성하는 공정 및 그 미후의 공정은 상기 제1 실시예와 동일하다.

< 제 4 실 시 예 >

도 32 내지 도 36은 본 발명의 바람작한 제4 실시예에 따른 반도체 소자의 금속배선 형성방법을 공정순서 에 따라 도시한 단면도들이다.

도 32를 참조하면, 소정의 도전총(602)이 형성된 반도체 기판(600) 상에 제1 스토퍼막(604), 제1 총간절은 막(606), 제2 스토퍼막(606), 제2 총간절연막(607) 및 하드 마스크총(608)을 순차적으로 형성하고, 하드 마스크총(608)의 상에 제 폭(명)으로 하드 마스크총(608)의 산연을 일부 노출시키는 개구부를 갖는 제1 포토레지스트 패턴(미도시)을 형성하고, 상기 제1 포토레지스트 패턴을 식각 마스크로 하드 마스크총(608), 제2 총간절연막(607) 및 제2 스토퍼막(406)을 식각하여 파샴 비아용(612)을 형성한 후, 상기 제1 포토레지스트 패턴을 제거하는 단계는 상기 제2 실시에와 동일하다. 여기서, 제2 총간절연막(607)은 저우진율을 갖고, 하드 마스크총(608) 및 제2 스토퍼막(606)과의 식각선택비가 큰 물리인 SIOC막으로 형성하는 것이 바람작하다. 제1 총간절연막은 지유진율을 갖고, 제1 스토퍼막의의 각 작선택비가 큰 물질막, 예를 물면, SIOC막, 다공성 SIOC막, PSB(phosphorous silicate glass)막, PSB(boron phosphorous silicate glass)막, 다공성 SiOC막, PSB(phosphorous silicate glass)막, BPSB(boron phosphorous silicate glass)막, FSB(fluorine doped silicate glass)막, HDP(high density plasma)막, PE-TEOS(plasma enhanced-tetra ethyl ortho silicate) 막 또는 S0B(spin on glass)막으로 형성하는 것이 바람직하다. 제2 총간절연막(607)은 제1 총간절연막(605)과 다른 물첩막으로 형성함 수도 있으나, 제1 총간절연막(605)과 동일한 물질막으로 형성 하는 것이 바람직하다.

이어서, 파살 비아홉(612)가 형성되어 있는 반도체 기판(600) 상에 SOG(spin on glass)막(614)을 스핀 코팅 방법으로 형성한다. 이때, SOG막(614)을 도포한 후에는 250℃~350℃ 정도의 온도에서 30초 내지 5분 정도 베이크를 실시하는 것이 바람직하다. SOG막(614)은 제2 총간정연막(607a)에 대한 습식 식각선택비가 큰 물금막, 예컨대 무기물인 HSQ(hydro silsesquioxane)막 MSQ막 또는 다공성 SIQ막인 것이 바람직하다. HSQ와 같은 SOG막(614)은 IF 용액에서 식각 속도가 매우 빠른 반면, 제2 총간절연막(607a), 예컨대 SIQ막은 HF 용액에 거의 식각되지 않는다. 예출 돌면, 출과 HF를 500대 I로 회석한 용액에 90초간 습식 식각 감 경우, HSQ막은 470A 정도 식각되고, SiOC막은 15~31A 정도 식각되며, SiC막은 13A 정도 식각되는 것으로 나타난다. 한편, 상기 SOG(614)막 대신에 상기 파살 비아홉(612)내에는 PSG막, BPS은막 등을 메립 와 수 있으며, 바림업(Bottom-Up) 충진목성을 갖는 CW당식인 Flow Fill™ 방식으로 형성할 수 있다.

도 33을 참조하면, 306막(614) 상에 상기 제1 폭(위1)보다 큰 제2 폭(일2)을 가지고 306막(614)을 일부 노출시키는 제2 개구부(H2)를 갖춘 제2 포토레지스트 패턴(616)을 형성한다. 제2 개구부(H2)의 위치는 파샵비마용(612)의 위치에 대용되도록 형성하며, 제2 포토레지스트 패턴(616)을 식각 마스크로 하여 306막(614) 및 하드 마스크총(608a)을 식각하게 되면 제2 총간절연막(607a)에 형성된 파샵비마ዶ(612)이 노출되도록 한다.

도 34를 참조하면, 제2 포토레지스트 피턴(616)을 식각 마스크로 하여 제2 총간절연막(607a) 상부의 508 막(614) 및 하드 마스크총(608a)을 건석 석각한다. 상기 건식 석각은 C.F.계 가스 또는 C.H.F.계 가스와, 아르곤(Ar)과 같은 불활성 가스, 및 CO, CO, 또는 C. 기스를 포함하는 석각 가스를 사용한다. 상기 건식 석각은 5~50 mTorr의 압력에서, 1000~5000명 정도의 파워로 1~2분 정도 심시하는 것이 바람직하다. 상기 식각은 5~50 mTorr의 압력에서, 1000~5000명 정도의 파워로 1~2분 정도 심시하는 것이 바람직하다. 상기 식각 동안에 파슘 비아목(612) 내에 매립된 508막(614)도 소정 정도 리세스되게 된다. 석각 조건에 따라서는 508막(614)이 거의 모두 제거될 수도 있다.





晕2002-0088399

도 35급 참조하면, 제2 포토레지스트 패턴(616)을 제거한다. 제2 포토레지스트 패턴(616)은 통상의 방법, 예컨대 해성 공정을 미용하여 제거할 수 있다.

이어서, 하드 마스크총(608b) 상부 및 상기 파샬 비이용(612) 내에 행성된 S06막(614a)을 습식 식각하여 제거한다. 제2 총간절연막(607a)에 대한 S06막(614a)의 식각 속도가 빨라 S06막(614a)만을 선택적으로 제게한다. 제2 총간절연막(607a)에 대한 S06막(614a)의 심각 속도가 빨라 S06막(614a)만을 선택적으로 제거한다. HS0와 같은 S06막(614a)은 HF 용액에 서 식각 속도가 때우 빠른 반면, 제2 총간절연막(607a), 예컨대 S100박은 HF 용액에 거의 식각되지 않는다. 예를 뎔면, 물과 HF를 500대 1로 희석한 용액에 90초간 습식 식각할 경우, HS0막은 470초 정도 식각되고, S100막은 15~31초 정도 식각되며, S10막은 13초 정도 식각된다.

제2 포토레지스트 패턴(616) 및 SOG막(614a)이 제거되면, 제2 쪽(박2)을 갖는 개구부가 형성되어 있는 하 드 마스크총(608b)이 노출되게 된다.

도 36을 참조하면, 하드 마스크총(608b)을 식각 마스크로 하며 제2 총간절연막(807a) 및 제1 총간절연막(605)을 건식 식각하며 배선영역(618)및 비마홀(612a)을 통시에 형성한다. 즉, 제2 총간절연 막(607b)에는 제2 폭(配2)을 갖는 배선영역(618)을 형성하고, 제1 총간절연막(605a)에는 상기 제2 폭(W2) 보다는 작은 제1 폭을 갖는 비마홀(612a)을 형성한다.

이머서, 비아용(612a)을 통해 노출된 제1 스토퍼막(604)을 식각하여 제거한다. 이때, 하드 마스크용(608b)도 함께 식각하여 제거할 수도 있으며, 혹은 하드 마스크용(608b)을 제거하지 않고 그대로 남겨두고 육속 공정을 진행할 수도 있다.

미후의 공정은 삼기 제1 심시예와 동일하다.

< 제 5 실 시 예 >

도 37 내지 도 43은 본 방당의 바람작한 제5 실시에에 따른 반도체 소자의 금속배선 형성방법을 공정 순서에 따라 도시한 단면도들이다.

도 37을 참조하면, 소정의 도전총(702)이 형성된 반도체 기판(700) 상에 스토퍼막(704)을 형성한다. 도전총(702)은 반도체 기판(700)에 형성된 불순을 도핑 영역미거나 구리(Cu) 배선총 또는 기타 다른 금속 배선총일 수 있다. 스토퍼막(704)은 그 상부에 형성되는 총간절연막(706)과의 식각선택비가 큰 옮짐, 예컨대 실리콘 질화막(Si,Ni) 또는 실리폰 카바이드막(SiC)으로 형성하는 것이 바람직하다.

이어서, 스토퍼막(704) 상에 총간절연막(706)을 형성한다. 총간절연막(706)은 예를 들면, SiOC막, 다공성 SIOL막, PSG막, BPSG막, USG막, FSG막, HDP막, PE-TEDS막 또는 SDG막과 같은 저유전율을 갖는 물질막으로 형성하는 것이 바람작하다. 총간절연막(706)은 스토퍼막(704)과의 식각선택비가 큰 물질막으로 형성한다.

다음에, 총간절면막(706) 상에 하드 마스크총(708)을 형성한다. 하드 마스크총(708)은 총간절면막(706)과 의 식각선택비가 큰 물질, 예컨대 실리콘 질화막, 실리콘 산화막, 실리콘 카바이드막, 폴리실리콘, 산화 알루미늄과 같은 금속산화물, TiN과 같은 금속집화물, 알루미늄 또는 티타늄 등의 금속으로 형성하는 것 이 바람직하다.

이어서, 하드 마스크총(708) 상에 제1 폭(町)을 가지고 상기 도전총(702)에 대응하는 비아홍(후술합)을 한정하는 하드 마스크총(708)의 상면을 일부 노출시키는 제1 개구부(HI)를 갖춘 제1 포토레지스트 패턴(710)을 형성한다. 즉, 하드 마스크총(708) 상에 포토레지스트를 도포한 후, 상기 포토레지스트를 노 광 및 현상하여 제1 포토레지스트 패턴(710)을 형성한다.

도 38을 참조하면, 제1 포토레지스트 패턴(710)을 식각 마스크로 하드 마스크츻(708) 및 총간점연막(706) 을 식각하여 상기 스토퍼츳(704)를 노출시키는 비아홉(712)을 형성한다.

다음에, 제1 포토레지스트 패턴(710)을 제거한다. 제1 포토레지스트 패턴(710)은 통상의 방법, 예컨대 애 성(shing) 공정을 이용하여 제거할 수 있다.

도 39을 참조하면, 비마용(712)이 형성되어 있는 반도체 기판(700) 상에 매개물질층(714)을 도포하여 비마음(712)를 때립한다. 상기 매개물질층(714)은 비마음(712) 내메만 형성됨 수도 있고, 하드마스크층(708a) 상에도 소정 높이 만큼 얇게 형성될 수도 있다. 상기 매개물질층(714)은 진술한 제1 및 제2 실시예에서와 같은 유기 물질막으로서 탄소계 유기물인 BARC(Bottom Anti-Reflection Coating)막으로 형성할 수 있다. 상기 BARC막은 제1 실시예에서와 같이 스핀 코팅 방법에 의하며 형성할 수 있다.

한편, 상기 매개론질층(714)은 진술한 제3 및 제4 실시예에서와 많이 SOC막으로 형성할 수 있다. 상기 SOC막은, 예컨대 무기물인 HSQ(hydro slisesquloxane)막 MSQ막 또는 다공성 SIO,막인 것이 바람직하다.

도 40을 참조하면, 매개물질층(714)이 형성되어 있는 반도체 기판(700) 상에 상기 제1 폭(위1)보다 큰 제2 즉(配)을 가지고 매개물질층(714)을 입부 노줌시키는 제2 개구부(化)를 갖춘 제2 포토레지스트 패턴(716) 을 형성한다. 제2 개구부(H2)의 위치는 비아품(712)의 위치에 대용되도록 형성하며, 비아홉(712)의 적어 도 일부와 중첩되도록 그 상부에 제2 개구부(H2)가 위치하도록 한다.

도 41을 참조하면, 제2 포토레지스트 패턴(716)을 식각 마스크로 하여 용간절연막(706) 상부의 매개물결 총(714) 및 하드 마스크총(708a)을 건식 식각한다. 매개물결총(714)이 제1 및 제2 심시에에서와 같이 유기 물질막인 BARC막인 경우 상기 식각은 다음 포함하는 가스 또는 N. 및 H를 포함하는 가스를 식각 가스로 사용한다. 혹은, C.F.계 가스 또는 C.J.F.계 가스와 아르곤(Ar)과 같은 불활성 가스, 및 CD 또는 Q.가스를 포함하는 식각 가스를 사용할 수도 있다. 이때, 비아홍(712) 내의 매개물질총(714)도 상기 식각시 어느 정도는 리세스(recess)되게 된다.

한편, 상기 때개물질층(714)이 제3 및 제4 실시에에서와 같이 SOE라인 경우, 상기 건식 식각은 C,F,계 가스 또는 C,H,F,계 가스와, 마르곤(Ar)과 같은 출활성 가스, 및 CO, CO, 또는 C, 가스쿨 포함하는 식각 가





톡 2002-0088399

스를 사용한다. 상기 건식 식각은 5~50 mTorr의 알렉에서, 1000~5000N 정도의 파워로 1~2분 정도 심시하는 것이 바람직하다.

도 42을 참조하면, 제2 포토레지스트 패턴(716)을 제거한다. 제2 포토레지스트 패턴(716)을 등상의 방법, 예컨대 애잉 공정을 이용하여 제거할 수 있다. 이때, 때개불골총(714)이 유기물인 경우 유기 불결막도 함 제 제거되게 된다. 즉, 하드 마스크총(708a) 상부 및 비아홍(712) 매에 존재하는 유기 물결막으로 된 때 개물질총(714)도 제2 포토레지스트 패턴(716) 제거 공정, 예컨대 매싱 공정에서 함께 제거되게 된다. 제2 포토레지스트 패턴(716) 및 매개물질총(714)이 제거되면, 제2 푹(박2)를 갖는 개구부를 갖춘 하드 마스크 총(708b)이 노출되게 된다.

매개출질층(714)이 SDG막인 경우, 하드 마스크층(708b) 상부 및 비아홉(712) 내에 형성된 SDG막을 습식 식각하며 제거한다. 층간절면막(706)에 대한 SDB막의 식각 속도가 빨라 SDB막만을 선택적으로 제거할 수 있는 식각액, 얘컨대 IF 용액을 사용하는 것이 바람직하다. HSD와 같은 SDG막은 IF 용액에서 식각 속도가 매우 빠른 반면, 층간절면막(706), 예컨대 SIOC막은 IF 용액에 거의 식각되지 않는다.

도 43을 참조하면, 하드 마스크층(708b)을 식각 마스크로 하여 총간절연막(706)을 건식 식각하여 배선영역(718) 및 비아홉(712a)을 동시에 형성한다. 즉, 총간절연막(706) 내에 제2 폭(182)을 갖는 배선영역(718)을 형성하고, 배선영역(718)의 하부에는 상기 제2 폭(182)보다는 작은 제1 폭음 갖는 비아홉(712a)을 형성한다. 한편, 하드 마스크총(708b)을 식각 마스크로서 사용하므로 하드마스크총(708b)은 총간절연막(706)의 식각 동안에 견딜 만큼 충분한 두께를 가져야 한다.

이어서, 비아홉(712a)을 통해 노출된 스토퍼막(704)를 식각하여 제거한다. 이때, 하드 마스크층(708b)도 함께 식각하여 제거할 수도 있으며, 혹은 하드 마스크총(708b)를 제거하지 않고 그대로 남겨두고 후속 공 정을 진행할 수도 있다.

미머서, 제1 실시예에서와 동일하게 스토퍼막(704)이 제거된 반도채 기판(700) 상에 단차를 따라 뻐리어 총(도시안됨) 및 도전총(도시안됨)을 형성한 후, 평탄화하여 듀얼 다마신 구조의 금속배선 형성을 완료한 다.

< 제 6 실 시 예 >

도 44 내지 도 50은 본 발명의 바람직한 제6 실시에에 따른 반도체 소자의 금속배선 형성방법을 공정 순 서에 따라 도시한 단면도뜰이다. 제5 실시에와 비교하면, 제 5 실시예의 총간절면막(706) 대선에 제1 충 간절면막(805), 제2 스토퍼막(806) 및 제2 총간절연막(807)을 사용한다는 점을 제외하고 동일하다.

도 44클 참조하면, 소정의 도전층(802)이 협성된 반도체 기판(800) 상에 제1 스토퍼막(804)을 현성한다. 이어서, 제1 스토퍼막(804) 상에 제1 층간절면막(805), 제2 스토퍼막(806) 및 제2 층간절연막(807)를 차 례로 형성한다.

다음에, 제2 층간절연막(807) 상에 하드 마스크총(808)을 형성한다. 하드 마스크총(808)은 총간적면막(706)과의 식각선택비가 큰 물질, 예컨대 실리콘 질화막, 실리콘 산화막, 실리콘 카바이드막, 플리실리콘, 산화알루미늄과 같은 금속산화물, TiN과 같은 금속질화물, 알루미늄 또는 티타늄 등의 금속 으로 형성하는 것이 바람직하다.

이어서, 하드 마스크총(808) 상에 제1 폭(퇴)을 가지고 상기 도진흥(802)에 대응하는 비마홀(후융합)을 한정하는 하드 마스크총(808)의 상면을 잃부 노출시키는 제1 개구부(HI)를 갖춘 제1 포토레지스트 패턴(810)를 형성한다.

도 45골 참조하면, 제1 포토레지스트 패턴(810)을 식각 마스크로 하드 마스크송(808), 제2 총간절연막(807a), 제2 스토퍼막(806) 및 제1 총간절연막(806)을 순차적으로 식각조건을 변경하면서 식각 하여 상기 스토퍼총(804)를 노출시키는 비아홀(812)을 형성한다. 다음에, 제1 포토레지스트 패턴(810)을 제거한다.

도 46을 참조하면, 비아훈(812)을 때개물질층(814)으로 메립한다. 상기 매개물질층(814)은 비아홍(812) 내에만 형성될 수도 있고, 하듯 마스크층(80%) 상에도 소장 높이 만큼 얇게 형성될 수도 있다. 상기 메 개물질층(814)은 진술한 제5 설시예에서와 같은 유기 물질막으로서 탄소계 유기물인 BARC(Bottom Anti-Reflection Coating)막 또는 SUG막으로 형성할 수 있다.

도 47을 참조하면, 매개물질층(814)이 형성되어 있는 반도채 기판(800) 상에 상기 제1 폭(W1)보다 큰 제2 폭(W2)을 가지고 매개물질층(814)이 일부 노흥시키는 제2 개구부(H2)를 갖춘 제2 포토레지스트 패턴(816)을 열성한다. 제2 개구부(H2)의 위치는 비아홀(812)의 위치에 대용되도록 형성하며, 듀얼다마신 구조를 형성하기 위하여 비아홍(812)의 적어도 일부와 중첩되도록 그 상부에 제2 개구부(H2)가 위치하도록 한다.

도 48을 참조하면, 제2 포토레지스트 패턴(816)을 식각 마스크로 하여 때개물질송(814) 및 하드마스크용(808b)을 건식 식각한다. 이때, 비아용(812) 내의 때개물질송(814)도 상기 석각시 어느 정도는리세스(recess)되게 된다.

도 49급 참조하면, 제2 포토레지스트 패턴(816)출 제거한다. 제2 포토레지스트 패턴(816)은 룡상의 방법, 예컨대 애성 공정을 이용하여 제거할 수 있다. 이머서 제5 십시예에서와 같이 비아홉(812)내에 잔류하는 매개롭질층(814)을 제거한다.

도 50출 참조하면, 하드 마스크츙(808b)을 식각 마스크로 하여 제2 총간절연막(807b)을 제2 스토퍼막(806)이 노출될 때까지 건식 식각하여 배선영역(818)을 형성한다. 미머서, 비마홀(812a)을 통해 노출된 제1 스토퍼막(804)을 식각하여 제거한다. 미때, 하드 마스크춍(808b)도 함께 식각하여 제거할 수 도 있으며, 혹은 하드 마스크춍(808b)을 제거하지 않고 그대로 남겨두고 후속 공정출 진행할 수도 있다.

이어서, 제1 실시에에서와 동일하게 제1 스토퍼막(804)이 재거된 반도체 기판(800) 상에 단차를 따라 배 리어춍(도시안됨) 및 도전층(도시안됨)을 형성한 후, 평탄화하여 듀얼 다마신 구조의 금속배선 형성을 완





与2002-0088399

로한다.

重复型 夏季

보 발명에 의한 반도체 소자의 금속배선 형성방법에 의하면, 총간점연막(또는 제2 총간점연막 및 제1 총 간접연막)을 식각하여 배선영역 및 비아홀을 형성할 때 스토퍼막(또는 제1 스토퍼막)이 식각되어 도전흥 이 외부로 노출을 엄려는 없으며, 따라서 제2 포토래지스트 패턴 제거 공정에서 도진총의 상부에 금속산 화물총이 형성되던 중대와 같은 문제는 발생하지 않는다. 또한, 본 발명은 파샮 비아홀름 형성한 후 제2 포토래지스트 패턴을 형성함 때 파샾 비아홀 바닥에 포토래지스트가 전투하여 비아홉이 오픈되지 않는 중대와 감 스트 패턴을 형성할 때 파샾 비아홀 바닥에 포토래지스트가 전투하여 비아홉이 오픈되지 않는 중래와 감 은 문제는 발생하지 않는다. 또한, 본 발명은 파샾 비아홀를 형성한 후 제2 포토레지스트 패턴을 형성하기 전에 파샾 비아홀을 유기를 또는 무기물로 매립하게 모든에, 제2 포토레지스트 패턴을 형성하 발생하더라도 중래와 같은 비아홀의 프로파일 불량은 발생하지 않는다. 또한, 본 발명은 제2 포토레지스트 패턴을 제거한 후 하드 마스크총을 식각 마스크로 하여 배선영역 및 비아홀을 형성하기 때문에 중래와 같은 총간절연막 표면에 나타나는 대성 공정에 의한 손상은 발생하지 않는다. 같은 총간절연막 표면에 나타나는 매성 공정에 의한 손상은 발생하지 않는다.

또한, 본 발명의 제5 및 제6 실시예에서와 같이 매개물질층을 이용하여 파샾 비아홀이 아니라 쿨 비아홉(full via hole)을 적용할 수도 있다.

이상, 본 발명의 바람직한 실시예를 들어 상세하게 설명하였으나, 본 발명은 상기 실시예에 한정되는 것 은 아니며, 본 발명의 기술적 사상의 범위 내에서 당 분야에서 통상의 지식을 가진 자에 의하여 여러 가 지 변형이 가능하다.

(57) 경구의 범위

청구**항 1.** 도전층이 형성된 반도체 기판 상에 스토퍼막을 형성하는 단계;

상기 스토퍼막 상에 총간절연막을 형성하는 단계;

상기 충간절연막 삼에 하드 마스크춍을 형성하는 단계;

상기 하드 마스크총 상에 제1 폭을 가지고 상기 하드 마스크총의 상면을 입부 노출시키는 제1 개구부름 갖춘 제1 포토레지스트 패턴을 형성하는 단계;

당기 제1 포토레지스트 패턴을 식각 마스크로 하여 상기 하드 마스크층 및 일부의 상기 총간절면막을 석 각하며 제1 쪽을 갖는 파샴 비아홀을 형성하는 단계;

상기 제1 포토레지스트 패턴을 제거하는 단계;

파샬 비마음이 형성된 상기 반도체 기판 상에 상기 파샴 비마음을 채우가 위하며 유기 물질막큼 도포하는

유기 물질막이 형성된 상기 반도체 기판 상에 상기 파샮 비아흔에 대용하도록 위치하며 제2 폭을 가지는 제2 저구부를 갖춘 제2 포토레지스트 패턴을 형성하는 단계;

상기 제2 포토레지스트 패턴을 식각 마스크로 하며 상기 총간절연막 상부의 상기 유기 물질막 및 상기 하 드 마스크총을 식각하는 단계;

상기 제2 포토레지스트 패턴 및 삼기 유기 물질막을 동시에 제거하는 단계; 및

상기 하드 마스크층층 식각 마스크로 하여 상기 총간절연막을 식각하여 제2 폭을 갖는 배선 영역과 제1 폭음 갖는 비마홉을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 2. 제1항에 있어서, 상기 제1' 포토레지스트 패턴을 식각 마스크로 하며 상기 총간점연막의 일부 를 식각함에 있어, 식각된 총간절연막의 깊이와 식각되지 않고 남은 총간접연막의 두께는 비슷하도록 하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

쟤(항에 있어서, 상기 도전층은 구리 배선층인 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구**할 4. 제 1항에 있어서, 상기 스토퍼막은 상기 총간젊연막과 식각선택비를 갖는 실리콘 질화막 또는** 실리콘 카바이드막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

경구항 5. 제1항에 있어서, 상기 총간절연막은 상기 스토퍼막 및 상기 하드 마스크총에 대한 식각선택 비가 크고, 저유전율을 갖는 물절막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

제5함에 있대서, 상기 출간절연막은 SIOC막, 다공성 SIOC막, PSB(phosphorous silicate glass)막, BPSG(boron phosphorous silicate glass)막, USB(undoped silicate glass)막, FSG(fluorine doped silicate glass)막, HDP(high density plasma)막, PE-TECS(plasma enhanced-tetra ethyl ortho silicate)막 또는 SDB(spin on glass)막으로 형성하는 것을 특징으로 하는 반도체 소자의 급속배선 형성

청구항 7. 제 I항에 있어서, 상기 하드 마스크층은 상기 충간절연막과의 식각선택비가 큰 실리콘 집화막 또는 실리콘 카바이드막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 8. 제1항에 있머서, 상기 유기 물질막은 탄소계 유기물인 BARC(Bottom Anti-Reflection Coating)막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구**학** 9. 제 1항에 있어서, 상기 제2 포토레지스트 패턴을 석각 마스크로 하여 상기 용간점연막 상부의





₹2002-0088399

상기 유기 물질막 및 상기 하드 마스크층을 식각하는 단계는 식각 가스로서 C를 포함하는 가스 또는 N 및 N를 포함하는 가스를 사용하는 것을 특징으로 하는 반도체 소자의 급속배선 형성방법.

경구함 10. 제1할에 있어서, 삼기 제2 포토레지스트 패턴을 식각 마스크로 하여 삼기 총간절면막 상부 의 삼기 유기 물질막 및 삼기 하드 마스크총을 식각하는 단계는 석각 가스로서 CF계 가스 또는 CHF,계 가스, 불활성 가스 및 CO 또는 CL가스를 포함하는 가스를 사용하는 것을 특징으로 하는 반도체 소자의 공속배선 형성방법.

경구항 11. 제1항에 있어서, 배선영역 및 비아휴육 형성하는 단계 이율에.

상기 스토퍼막을 제거하는 단계:

스토퍼막이 제거된 상기 반도체 기판 상에 단차를 따라 배리어용을 청성하는 단계;

배리대층이 형성된 상기 반도체 기판 상에 도전읍질을 증착하여 상기 때선영역 및 상기 비아홀 내에 상기 도전읍질을 때립하는 단계; 및

도전물질이 때립되어 있는 상기 반도체 기관을 화학기계적 연미하는 단계를 더 포함하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법

청구항 12. 제11항에 있어서, 상기 배리어총은 Ta막, TaN막, TiN막 또는 이름의 조합막으로 형성 하는 것을 복장으로 하는 반도체 소자의 금속배선 형성방법.

청구항 13. 도전송이 형성된 반도체 기판 상에 제1 스토퍼막을 형성하는 단계;

- 상기 제1 스토퍼막 상에 제1 총간절연막을 형성하는 단계;
- 상기 제1 총간젊연막 상에 제2 스토퍼막을 형성하는 단계;
- 상기 제2 스토퍼막 상에 제2 총간절연막을 형성하는 단계;
- 상기 제2 총간절연막 상에 하드 마스크총을 형성하는 단계:
- 상기 하드 마스크총 상에 제1 폭을 가지고 상기 하드 마스크총의 상면을 입부 노출시키는 제1 개구부플 갖춘 제1 포토레지스트 패턴을 형성하는 단계;
- 상기 제1 포토레지스트 패턴을 식각 마스크로 하여 상기 하드 마스크총, 제2 총간젊연막 및 제2 스토퍼막용 식각하여 제1 폭을 갖는 파샾 비아홉을 형성하는 단계;
- 상기 제1 포토래지스트 패턴을 제거하는 단계;
- 파샬 비아홈미 형성된 상기 반도체 기판 상에 상기 파샬 비아홀을 채우기 위하여 유기 물질막을 도포하는 단계:
- 유기 물질막이 헣성된 상기 반도체 기판 상에 상기 파샾 비아홀에 대응하도록 위치하며 제2 폭을 가지는 제2 개구부를 갖춘 제2 포토레지스트 패턴을 형성하는 단계;
- 상기 제2 포토레지스트 패턴을 석각 마스크로 하여 상기 제2 충간절면막 상부의 상기 유기 굽질막 및 상 기 하드 마스크층을 식각하는 단계:
- 상기 제2 포토레지스트 패턴 및 상기 유기 움질막을 용시에 제거하는 단계; 및
- 상기 하드 마스크총을 식각 마스크로 하며 상기 제2 총간절연막 및 상기 제1 총간절연막을 식각하며 상기 제2 총간절연막에 제2 폭을 갖는 배선 영역과 상기 제1 총간절연막에 제1 폭음 갖는 비아홀을 형성하는 단계급 포합하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구함 14. 제13항에 있어서, 상기 도전층은 구리 배선송인 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 15. 제13항에 있어서, 상기 제1 스토퍼막은 상기 제1 총간절면막과 식각선택비를 갖는 실리몬 집화막 또는 실리콘 카바이드막으로 형성하는 것을 목장으로 하는 반도체 소자의 금속배선 형성방법.

청구항 16. 제13항에 있어서, 상기 제2 스토퍼막은 상기 제2 총간점연막과 식각선택비를 갖는 실리콘 집화막 또는 실리콘 카바이드막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 17. 제13항에 있어서, 상기 제1 충간절연막은 상기 제1 스토퍼막 및 상기 하드 마스크용에 대한 식각선택비가 크고, 저유전율읍 갖는 물질막으로 형성하는 것을 복징으로 하는 반도체 소자의 금속배선 형성방법:

청구한 18. 제17합에 있어서, 상기 제1 총간절연막은 SIOC막, 다공성 SIOC막, PSB(phosphorous silicate glass)막, BPSB(boron phosphorous silicate glass)막, USB(undoped silicate glass)막, FSB(fluorine doped silicate glass)막, HDP(high density plasma)막, PE-TEOS(plasma enhanced-tetra ethyl ortho silicate)막 또는 SOB(spin on glass)막으로 형성하는 것을 특징으로 하는 반도체 소자의 금숙배선 형성방법.

경구함 19. 제13항에 있어서, 상기 제2 충간절면막은 상기 제2 스토퍼막 및 상기 하드 마스크층에 대한 식각선택비가 크고, 저유전율을 갖는 물질막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 20. 제19항에 있어서, 상기 제2 충간절연막은 SIOC와, 다공성 SiOc와, PSG(phosphorous silicate glass)막, BPSG(boron phosphorous silicate glass)막, USG(undoped silicate glass)막,





号2002-0086399

FSB(fluoring doped silicate glass)막, HDP(high density plasma)막, PE-TEOS(plasma enhanced-tetra ethyl ortho silicate)막 또는 SOB(spin on glass)막으로 형성하는 것을 특징으로 하는 반도체 소자의 금숙배선 형성방법.

청구항 21. 제13항에 있어서, 삼기 제2 충간절면막 및 제1 축간절면막은 동일 물집막으로 형성하는 것 을 특징으로 하는 반도체 소자의 급속배선 형성방법.

청구항 22. 제13항에 있머서, 상기 하드 마스크층은 상기 제2 총간절면막 및 상기 제1 총간절연막과의 식각선택비가 큰 실리콘 질화막 또는 실리콘 카바이드막으로 형성하는 것을 복장으로 하는 반도체 소자의 금속배선 형성방법.

청구항 23. 제13항에 있어서, 상기 유기 물질막은 탄소계 유기물인 BARC(Bottom Anti-Reflection Coating)막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 24. 제13항에 있어서, 상기 제2 포토레지스트 패턴을 식각 마스크로 하여 상기 제2 충간젊연막 상부의 상기 유기 물결막 및 상기 하드 마스크용을 식각하는 단계는 식각 가스로서 C를 포함하는 가스 또는 N-및 K를 포함하는 가스를 사용하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구함 25. 제13할에 있어서, 상기 제2 포토레지스트 패턴을 식각 마스크로 하며 상기 제2 총간절연막 상부의 상기 유기 물질막 및 상기 하는 마스크용을 식각하는 단계는 식각 가스로서 CF계 가스 또는 C.H.F.계 가스, 불활성 가스 및 CD 또는 Q. 가스쿨 포함하는 가스쿨 사용하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 26. 제13항에 있어서, 배선영역 및 비아홉을 형성하는 단계 이후에,

상기 제1 스토퍼막을 제거하는 단계:

제1 스토퍼막이 제거된 상기 반도체 기판 상에 단차를 따라 배리어놓을 형성하는 단계:

배리어층이 형성된 상기 반도체 기판 상에 도전물곱을 증착하여 상기 배선영역 및 상기 비마홀 내에 상기 도전물질을 매립하는 단계: 및

도전물질이 매립되어 있는 상기 반도체 기관을 화학기계적 연마하는 단계를 더 포함하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 27. 제26항에 있어서, 상기 배리어층은 Ta막, TaN막, TiN막 또는 이름의 조합막으로 형성하는 것을 목장으로 하는 반도체 소자의 금속배선 형성방법.

청구항 28. 도전층이 형성된 반도체 기판 상에 스토퍼막을 형성하는 단계;

상기 스토퍼막 상에 좋간점연막을 형성하는 단계;

상기 총간절연막 상에 하드 마스크총을 형성하는 단계;

상기 하드 마스크용 상에 제1 폭을 가지고 상기 하드 마스크총의 상면을 일부 노출시키는 제1 개구부를 갖춘 제1 포토레지스트 패턴을 형성하는 단계;

상기 제1 포토레지스트 패턴을 식각 마스크로 하여 상기 하드 마스크총 및 일부의 상기 총간절연약을 식각하여 제1 폭율 갖는 파살 비아홀을 형성하는 단계;

상기 제1 포토레지스트 패턴을 제거하는 단계:

파샬 비마홉이 형성된 상기 반도체 기판 상에 삼기 파샬 비마홉을 채우기 위하여 \$06막을 도포하는 단계; \$06막이 도포된 상기 반도체 기판 상에 상기 파샬 비마홈에 대응하도록 위치하며 제2 폭을 가지는 제2 개 구부를 갖춘 제2 포토레지스트 패턴을 형성하는 단계;

상기 제2 포토레지스트 패턴을 식각 마스크로 하며 상기 충간절연막 상부의 상기 SOG막 및 상기 하드 마스크충을 식각하는 단계;

상기 제2 포토레지스트 패턴을 제거하는 단계

상기 하도 마스크총 삼부 및 상기 파샴 비아용 내에 형성된 상기 SOG막을 습식 식각하여 제거하는 단계; 및

상기 하드 마스크층을 식각 마스크로 하여 상기 총간절연막을 식각하며 제2 폭음 갖는 배선 영역과 제1 폭을 갖는 비아용을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

경구함 29. 제28항에 있어서, 상기 제1 포토레지스트 패턴을 식각 마스크로 하여 상기 총간절연막의 일 부활 식각함에 있어, 식각된 총간절연막의 깊이와 식각되지 않고 남은 총간절연막의 두깨는 비슷하도록 하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구**항 30. 제28항에 있어서, 삼기 도전**용은 구리 배선총인 것을 특징으로 하는 반도체 소자의 금속배 선 형성방법.

청구항 31. 제28항에 있어서, 상기 스토퍼막은 상기 출간절면막과 식각선택비를 갖는 실리콘 잘화막 또 는 실리콘 카바이드막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법,

청구할 SC. 제36항에 있어서, 상기 총간절면막은 상기 스토퍼막 및 상기 하드 마스크층에 대한 식각선 택비가 크고, 저유전물을 갖는 붉집막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방 법





독 2002-0088399

청구항 33. 제32항에 있어서, 상기 총간절연막은 SIOC막으로 형성하는 것을 복장으로 하는 반도체 소자의 금속배선 형성방법.

청구항 34. 제28항에 있어서, 삼기 하드 마스크총은 상기 총간절연막과의 식각선택비가 큰 실리콘 질화 막 또는 실리콘 카바이드막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구당 35. 제28항에 있어서, 상기 SO6막은 상기 총간절연막과 식각선택비를 갖는 무기풀인 HSO막 또는 SIC나막인 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

성구항 36. 제28항에 있어서, 상기 SDG막의 습식 식각은 상기 출간점연막에 대하여 상기 SDG막만을 선 택적으로 식각할 수 있는 HF 용액용 사용하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 37. 제26항에 있어서, 상기 제2 포토레지스트 패턴을 식각 마스크로 하며 상기 총간점연막 상부 의 상기 SDG막 및 상기 하드 마스크총을 식각하는 단계는 식각 가스로서 CLF계 가스 또는 CHF.계 가스, 불활성 가스 및 CO, CO, 또는 O, 가스를 포함하는 가스를 사용하는 것을 특징으로 하는 반도체 소자의 금 숙매선 형성방법.

청구항 38. 제28항에 있어서, 배선영역 및 비아홀을 형성하는 단계 이후에,

상기 스토퍼막을 제거하는 단계;

스토퍼막이 제거된 상기 반도체 기찬 상储 단차를 따라 배리어총을 형성하는 단계:

배리대충이 형성된 상기 반도체 기판 상에 도전품질을 증착하며 상기 뻐선영역 및 상기 비마훈 내에 상기 도전물질을 매립하는 단계; 및

도전물질이 매립되어 있는 상기 반도체 기판을 화학기계적 연미하는 단계를 더 포함하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 39. 제38항에 있어서, 상거 배리어흥은 Tary, TaN막, Tiry, TiN막 또는 미름의 조합막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

경구항 40. 도전층이 형성된 반도체 기판 상에 제1 스토퍼막을 형성하는 단계;

- 상기 제1 스토퍼막 상에 제1 충간점연막을 형성하는 단계:
- 상기 제1 총간접연막 상에 제2 스토퍼막을 형성하는 단계;
- 상기 제2 스토퍼막 상에 제2 총간절연막을 형성하는 단계;
- 상기 제2 총간절면막 상에 하드 마스크총을 형성하는 단계;
- 상기 하드 마스크총 상에 제1 폭을 가지고 상기 하드 마스크총의 상면즙 일부 노출시키는 제1 개구부출 갖춘 제1 포토레지스트 패턴을 형성하는 단계;
- 상기 제1 포토레지스트 패턴을 식각 마스크로 하여 상기 하드 마스크흑, 제2 총간절면막 및 제2 스토퍼막을 식각하여 제1 폭을 갖는 파살 베이홀을 형성하는 단계;
- 상기 제1 포토레지스트 패턴을 제거하는 단계;

파샬 비아홈이 형성된 상기 반도체 기판 상에 상기 파샴 비마홈을 채우기 위하여 SOG막을 도포하는 단계; SOG막이 형성된 상기 반도체 기판 상에 상기 파샴 비마홈에 대응하도록 위치하며 제2 폭을 가지는 제2 개 구부를 갖춘 제2 포토레지스트 패턴을 형성하는 단계;

- 상기 제2 포토레지스트 패턴을 식각 마스크로 하며 상기 제2 총간절면막 상부의 상기 SDB막 및 상기 하드 마스크총을 식각하는 단계;
- 상기 제2 포토레지스트 패턴을 제거하는 단계;
- 상기 하드 마스크총 삼부 및 상기 파샬 비아홀 내에 형성된 상기 SOB막을 습식 식각하여 제거하는 단계; 및
- 상기 하드 마스크층을 식각 마스크로 하여 상기 제2 충간절연막 및 상기 제1 충간절연막읍 식각하여 상기 제2 충간절연막에 제2 폭음 갖는 배선 영역과 상기 제1 충간절연막에 제1 폭음 갖는 비아홀音 형성하는 단계물 포함하는 것을 통장으로 하는 반도체 소자의 금속배선 형성방법.
- 청구항 41. 제40항에 있어서, 상기 도전층은 구리 배선층인 것을 특징으로 하는 반도체 소자의 금속배 선 형성방법
- 청구항 42. 제40항에 있어서, 상기 제1 스토퍼막은 상기 제1 총간절연막과 식각선택비를 갖는 실리콘 집화막 또는 실리콘 카바이드막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.
- 청구항 43. 재40항에 있어서, 상기 제2 스토퍼막은 상기 제2 총간점연막과 식각선택비를 갖는 실리콘 집화막 또는 실리콘 키버이드막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.
- 청구항 44. 제40항에 있어서, 상기 제1 충간점연막은 상기 제1 스토퍼막 및 상기 하드 마스크등에 대한 식각선택비가 크고, 저유전율을 갖는 물집막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.
- 청구항 45. 제44항에 있어서, 삼기 제1 총간절연막은 SIOC막, 다공성 SIO,막, PSG(phosphorous silicate glass)막, BPSG(boron phosphorous silicate glass)막, USG(undoped silicate glass)막,





목 2002-0088399

FSG(fluorine doped silicate glass)막, HDP(high density plasma)막, PE-TEDS(plasma enhanced-tetra ethyl ortho silicate)막 또는 SDB(spin on glass)막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속때선 형성방법.

청구**학 46. 제**40항에 있어서, 상기 제2 충간젊연막은 상기 제2 스토퍼막 및 상기 하드 마스크총에 대한 식각선택비가 크고, 저유진율을 갖는 통질막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 47. 제46항에 있머서, 상기 제2 총간절연막은 SIOC막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 48. 제40항에 있어서, 상기 제2 총간절면막 및 제1 총간절면막은 동일 출질막으로 형성하는 것 을 목장으로 하는 반도체 소자의 금속배선 형성방법.

청구학 49. 제40항에 있어서, 상기 하드 마스크층은 상기 제2 총간점연막 및 상기 제1 총간절연막과의 식각선택비가 큰 실리콘 집화막 또는 실리콘 카바이드막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 50. 제40항에 있어서, 상기 SOG라은 상기 제2 송간절면막과 식각선택비를 갖는 무기물인 HSQ막 또는 SIC나인 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 51. 제40항에 있대서, 상기 SOG막의 습식 식각은 상기 제2 총간절연막에 대하여 상기 SOG막만을 선택적으로 식각할 수 있는 HF 용액을 사용하는 것을 특징으로 하는 반도체 소자의 금속패선 형성방법.

청구함 오. 제40함에 있어서, 상기 제2 포토레지스트 패턴을 식각 마스크로 하여 상기 제2 총간접연막 상부의 상기 806막 및 상기 하드 마스크통을 식각하는 단계는 식각 가스로서 CF계 가스 또는 CHF계 가스, 변활성 가스 및 CO, CO, 또는 마가스쯤 포함하는 가스룹 사용하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 53. 제40항에 있어서, 배선영역 및 비아홀을 형성하는 단계 이후에,

상기 제1 스토퍼막을 제거하는 단계;

제1 스토퍼막이 제거된 상기 반도체 기판 상에 단차를 따라 배리어층을 형성하는 단계;

배리어층이 형성된 상기 반도체 기판 상에 도전물질을 중착하여 상기 배선영역 및 상기 비아홉 내에 상기 도전률질금 매립하는 단계; 및

도전큼집이 매립되어 있는 상기 반도체 기판을 화학기계적 연미하는 단계를 더 포함하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 54. 제53항에 있어서, 상기 배리어용은 Tarp, TaNP, Tirp, TiNP 또는 이물의 조합막으로 형성 하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 55. 반도체 기판상에 형성된 도전용 상에 스토퍼막을 형성하는 단계;

상기 스토퍼막 상에 총간절연막을 형성하는 단계:

상기 총간절연막 상에 하드 마스크총을 형성하는 단계:

상기 하드 마스크총 상에 상기 도전층에 대응하여 비아홉을 한정하는 제1 포토레지스트 패턴을 형성하는 단계:

상기 제1 포토래지스트 패턴을 식각 마스크로 하여 상기 하드 마스크를 및 상기 총간점연막을 식각하여 상기 도전층 상에 형성된 스토퍼막의 표면을 노출시키는 비아꿈을 형성하는 단계;

상기 제1 포토레지스트 패턴을 제거하는 단계;

상기 비아홉을 매개클집층으로 때립하는 단계:

상기 하드 마스크숍의 일부풀 식각하여 상기 비아휴의 적어도 일부와 중첩되는 배선영역을 한정하는 하드 마스크 패턴을 형성하는 단계;

상기 비아홉로부터 상기 때게물질총을 제거하는 단계;

상기 하드 마스크 패턴을 식각 마스크로 하여 상기 총간절연막의 일부를 식각하여 배선 영역을 청성하는 단계:

상기 비아홉 내에 잔류하는 상기 스토퍼총을 제거하는 단계; 및

상기 비아용 및 배선영역에 도전물질을 매립하는 단계를 포함하는 반도체 소자의 금속배선 형성방법.

경구함 56. 제55항에 있어서, 상기 총간절연막은, 상기 스토퍼막 상에 제1 총간절연막, 제2 스토퍼막 및 제2 총간절연막이 적총된 것임큼 목장으로 하는 반도체 소자의 금속배선 형성방법.

용구항 57. 제56항에 있어서, 상기 배선 영역을 형성하는 단계는, 상기 제2 스토퍼막을 식각 스토퍼형으로 하며 상기 제2 충간절면막을 식각하며 형성하는 것임을 특징으로 하는 반도체 소자의 금속배선 형성 방법.

청구**항 58.** 제55항 또는 제56항에 있어서, 상기 스토퍼막 및 제2 스토퍼막은 상기 총간젊연막중과 석각 선택비를 갖는 실리폰 결화막 또는 실리폰 카바이드막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.





氧2002-0088399

청구**한 59.** 제55항 또는 제56항에 있어서, 상기 총간절연막은 \$100막, 다공성 \$100막, P\$8막, BP\$6막, US6막, F\$6막, HDP막, PE-TEOS막 또는 \$06막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

경구항 60. 제55항에 있어서, 상기 하드 마스크용은 상기 흥간점연막과의 식각선택비가 큰 실리콘 산화막, 심리콘 질화막, 심리콘 카바미드막, 출리실리콘, 금속산화물, 금속결화물 또는 금속중에서 적어도 하나로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구함 61. 제55항에 있어서, 상기 때개웁질층은 상기 충간協연막과 식각선택비를 갖는 탄소계 유기물 인 BARC(Bottom Anti-Reflection Coating)막 또는 SOG막으로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 62. 제61항에 있어서, 삼기 SD6막은 상기 총간절연막과 식각선택비를 갖는 무기들인 HSQ막, MSQ 막 또는 다공성 SIQ막인 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 (G). 제55항에 있어서, 상기 매개물질층은 상기 비마골을 때립하면서 상기 하드 마스크총 상으로 소정 높이 만큼 형성되는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 64. 제53항에 있어서, 상기 하드 마스크 패턴을 형성하는 단계는,

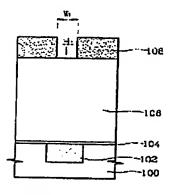
상기 매개물집층이 형성된 반도체 기판 상에 상기 하드 마스크 패턴에 대응하는 제2 포토레지스트 패턴을 형성하는 단계:

상기 제2 포토레지스트 패턴을 식각 마스크로 하며 상기 때개물집층 및 하드 마스크층을 식각하는 단계; 및

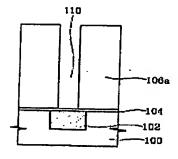
상기 제2 포토래지스트 패턴 및 상기 하드 마스크총상의 매개물질총을 제거하는 단계를 포함하는 것을 목 장으로 하는 반도체 소자의 금속배선 형성방법,

<u> 도만</u>

도일1



£Ø2

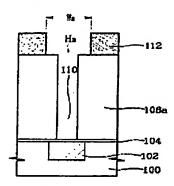




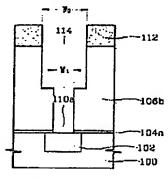


₹2002-0088399

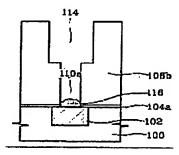




*도명*4



⊊⊵5



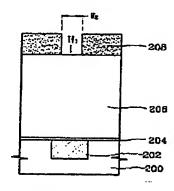
34-18



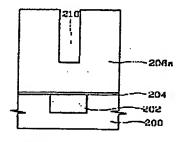


목 2002-0088399

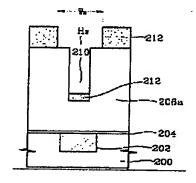




<u>ser</u>



*도ല8*a



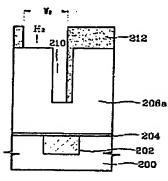
34-19



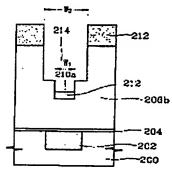


与2002-0088399

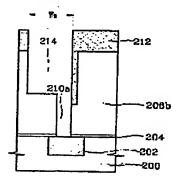




*⊊‼0*a



*⊊₽0*6

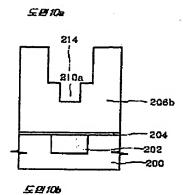


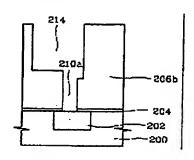
34-20

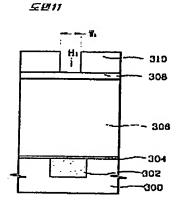




₹2002-0088399







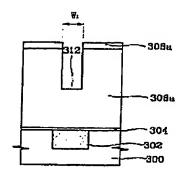
MARGER JOHNSON



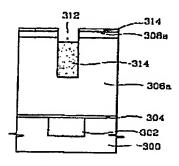


畢 2002-0088399

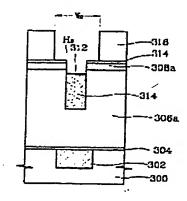




*도만1*3



<u>5014</u>

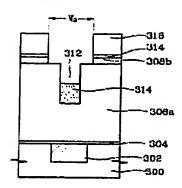




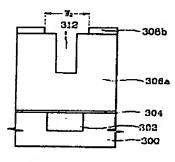


學2002~0088399

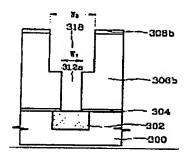




도性18



도만17

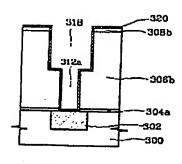




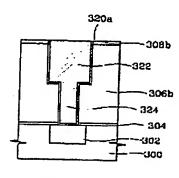


목 2002~0088399

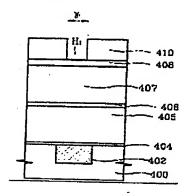
SB18



EU 10



*⊊B*20

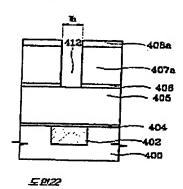


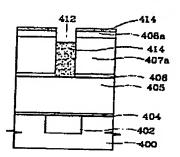




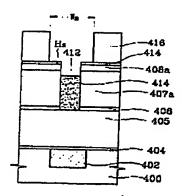
母2002-0088399







⊊023

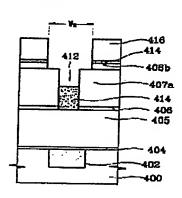




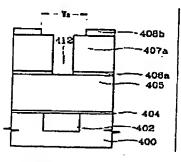


母2002-0088399

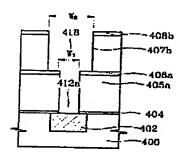




£₽!25



*⊊22*3

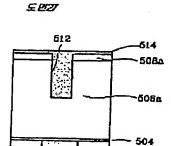




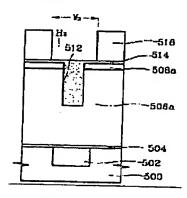
-500



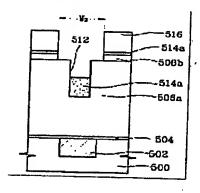
독2002-0088399



*5.82*8



*도만2*9

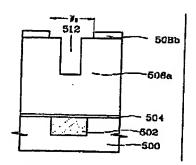




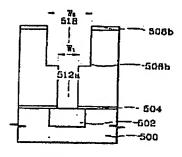


목 2002-0088399

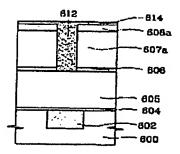




£831



도만32

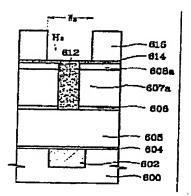




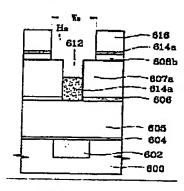


号2002-0088399

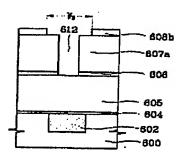
*⊊₿3*3



도型34

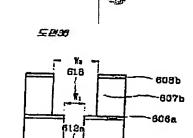


££135



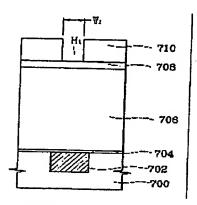


學 2002-0088399

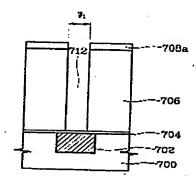


605a 604 602





⊊⊵38

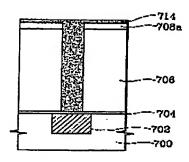




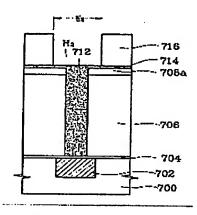


특 2002-0088399

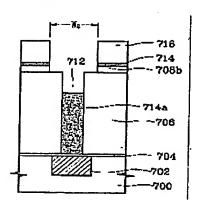




£840



至四41

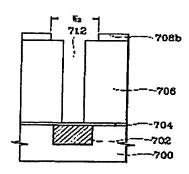




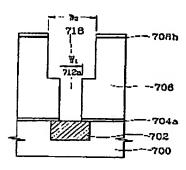


号2002-0088399

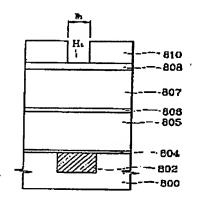




*도면4*3



⊊044

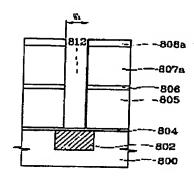




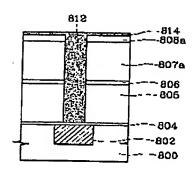


氧2002-0088399

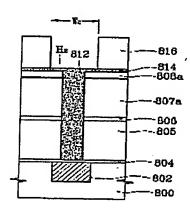
£*0*45



도만40



*도면4*7

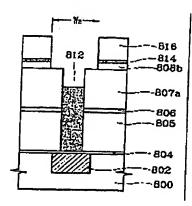




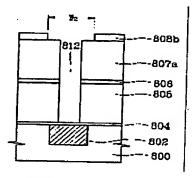


목2002-0088399





도만40



⊊⊉50

